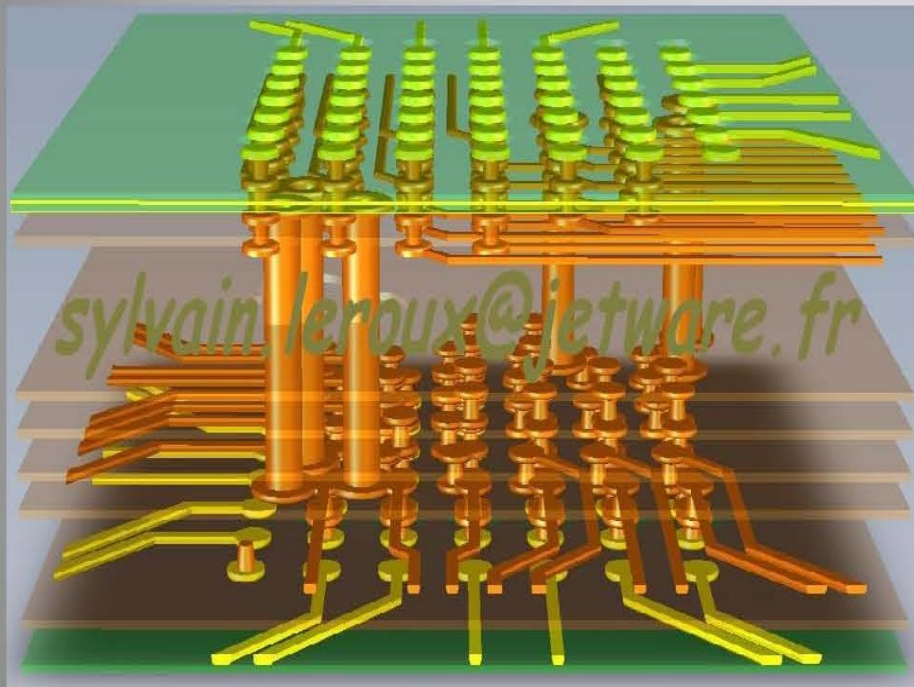


PCB/FCP HDI

L'industrialisation des cartes électroniques à base de composants « de nouvelle génération » nécessite une prise en compte très en amont des règles de conception destinées à gérer, dans les meilleures conditions, la qualité du signal (SI), la qualité de l'alimentation (PI), la dissipation thermique (FI), tout en mettant en œuvre la fiabilité des PCB HDI, la solidité de leur assemblage et de leur réparation, pour un prix donné ...

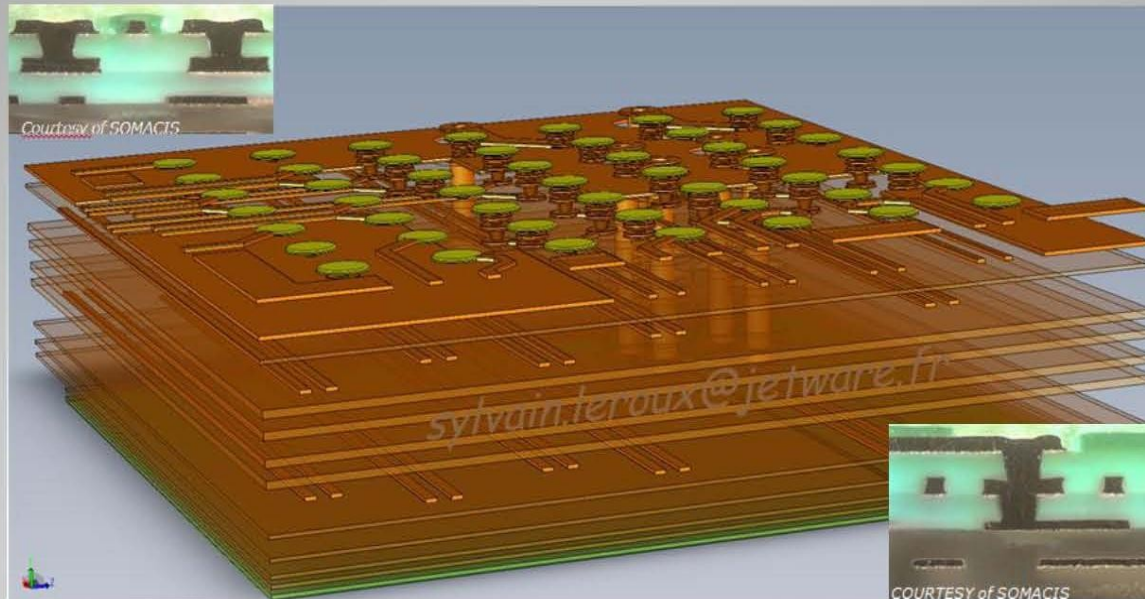


Les décisions prises en « Design chain » par le chef de projet, doivent prendre en compte les performances et les contraintes de production de la « Supply chain » en mettant en place un travail « d'analyse de la valeur » qui ne pourrait se faire sérieusement, sans connaître toutes les propriétés des matériaux de base identifiés pour réaliser un PCB HDI dans cadre normatif IPC 2226, et leurs contraintes industrielles de mise en œuvre

PCB/FCP HDI

Au cours de cette présentation nous décrirons :

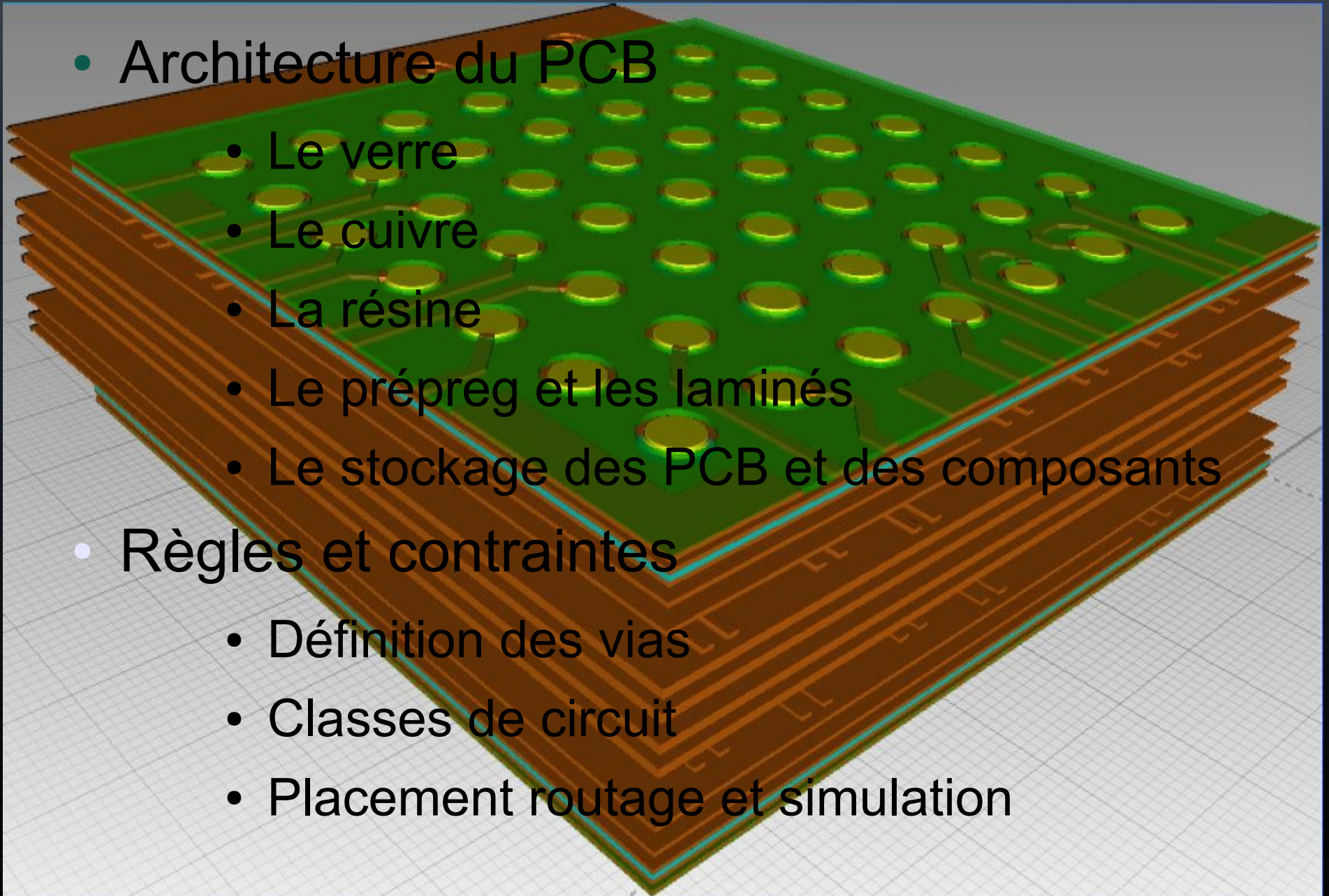
Les assemblages du verre E et les constructions des tissus de verre qui composent le squelette des cartes.
Les caractéristique thermomécaniques des cuivres électro-déposés qui portent les signaux et les composants.
Les nombreuses possibilités d'accommoder les résines pour supporter les rigueurs thermiques et économiques
Les propriétés physiques (CTE, TG,TD) et électriques (DK, DF) des laminés et pré-imprégnés, qui sont aussi définies par la proportion des tissus de verre et des résines avec ou sans charge céramique, dans le substrat.
Les mises en œuvre de ces matériaux de base au cours de la fabrication de cartes HDI en « multi-process ».



L'opportunité en construction HDI d'améliorer l'intégrité des signaux et des alimentations liées aux vitesses de fonctionnement des composants par la mise en œuvre « d'architectures industrielles », dès la conception. La mise en place de règles pour le routage (DFL), la fabrication (DFM) et l'assemblage/réparation (DFA) pour obtenir un dossier « robuste » et obtenir une qualité PCB HDI adaptée aux contraintes de l'équipement. Les variantes de la technologie HDI en fonction du « ball out » des μ BGA dans un cadre « designed for cost » L'analyse par le concepteur de la fiabilité thermomécanique et fonctionnelle par micro-sections du PCB HDI

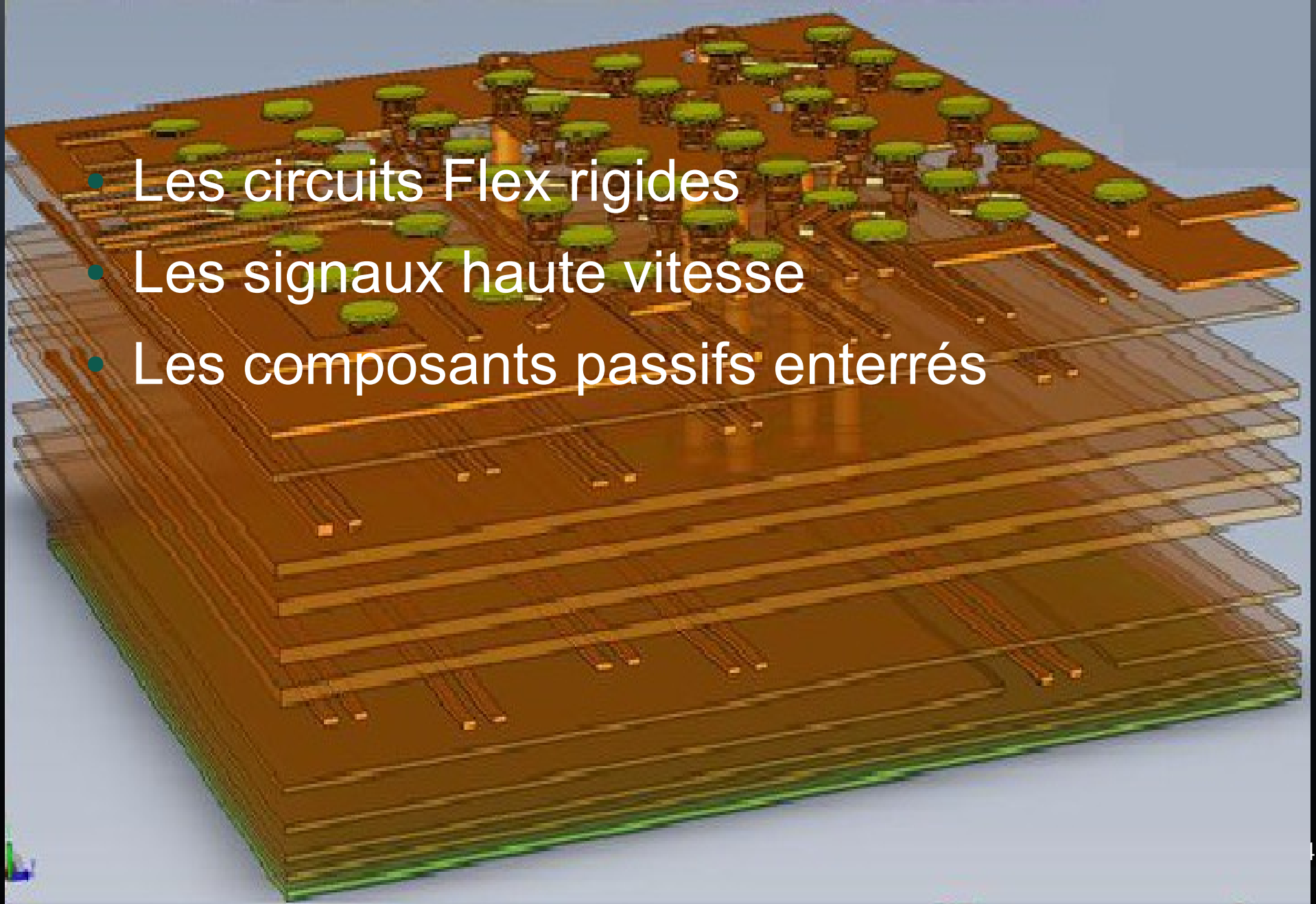
Présentation

- Architecture du PCB
 - Le verre
 - Le cuivre
 - La résine
 - Le prépreg et les laminés
 - Le stockage des PCB et des composants
- Règles et contraintes
 - Définition des vias
 - Classes de circuit
 - Placement routage et simulation



Présentation

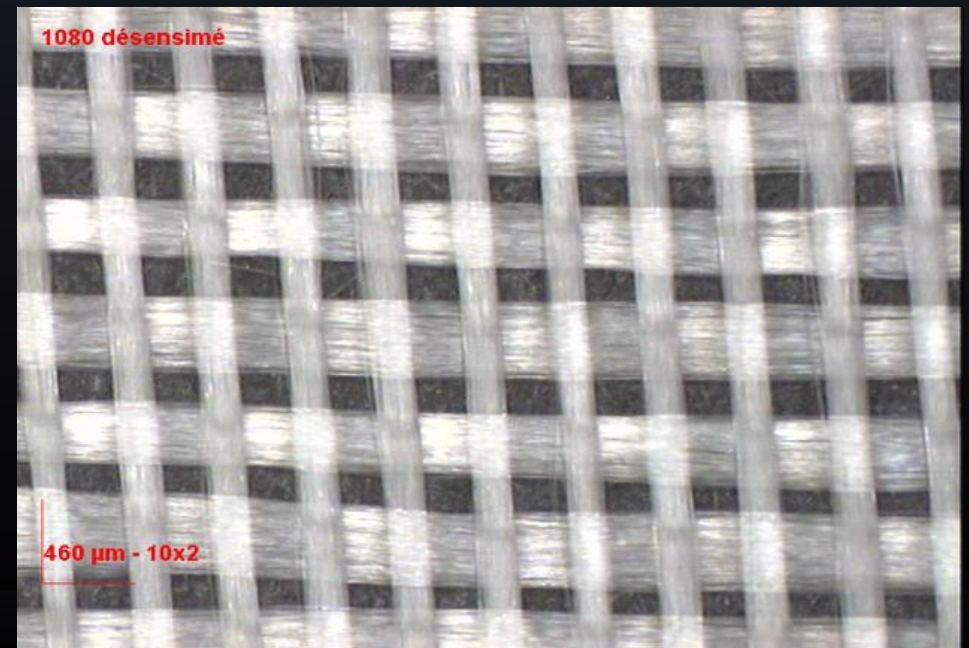
- Les circuits Flex-rigides
- Les signaux haute vitesse
- Les composants passifs enterrés



Le verre

Différents types de verre (diélectrique et résistance à la température).

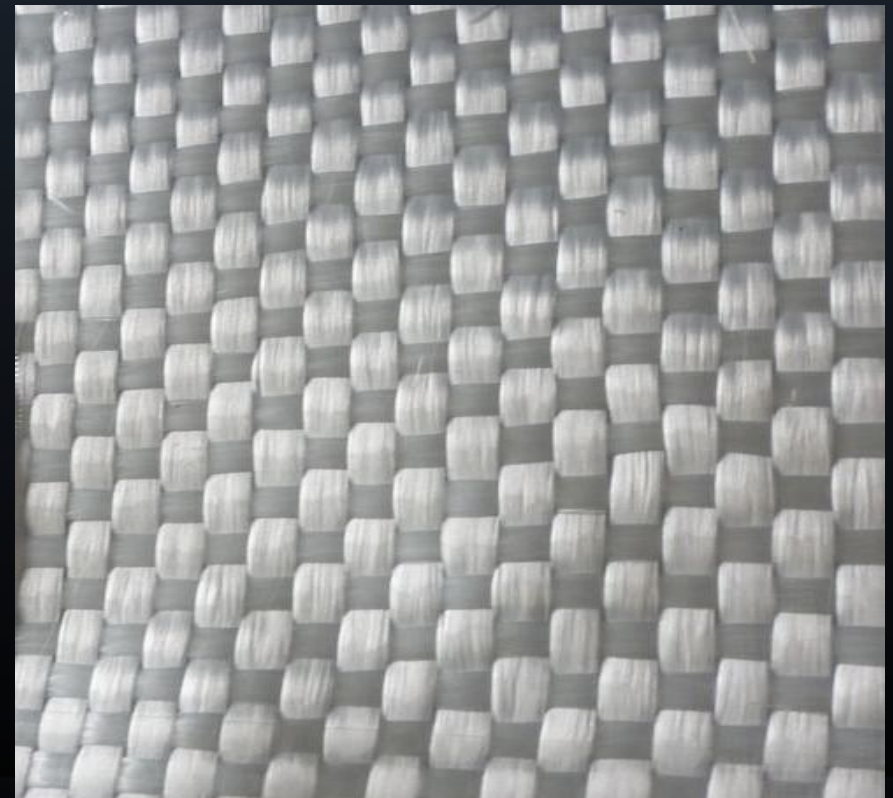
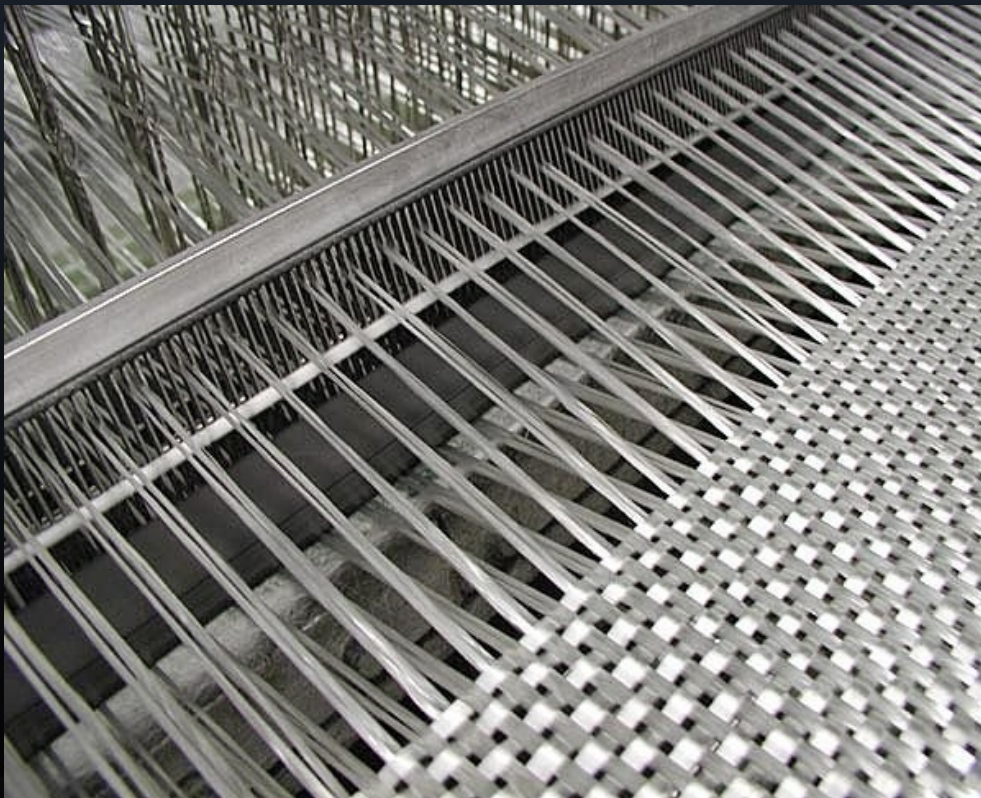
- Verre E, Vertex, Advantex, R et D Glass...
- Différentes tailles de fils et tressages plus ou moins serrés.



Le verre

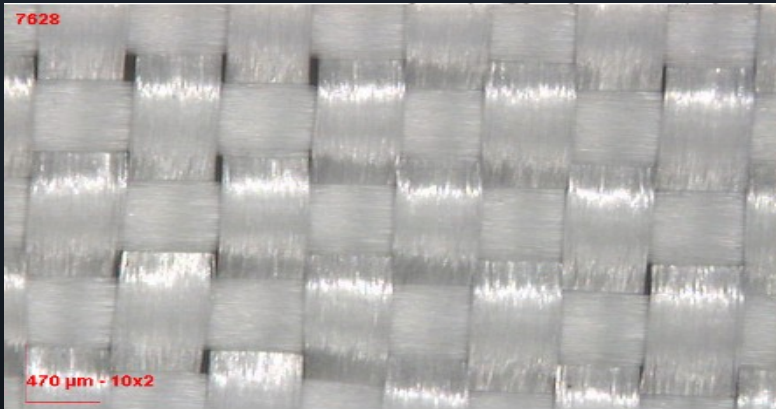
Le tissage du verre est réalisé par des machines automatiques (Nombre de fil/cm²).

La trame se déplace en x et la chaîne en y.

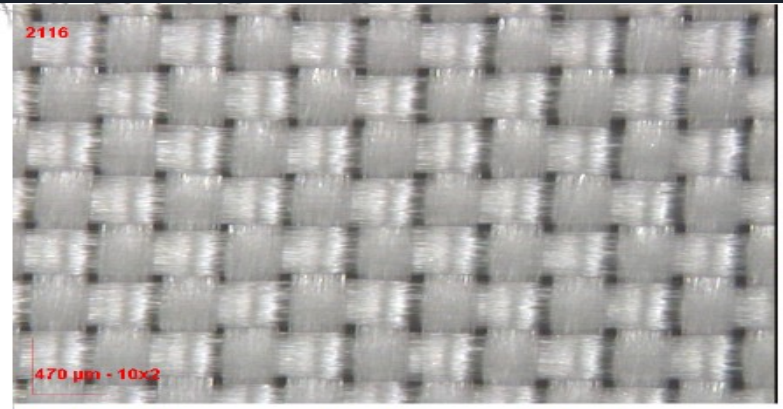


Le verre

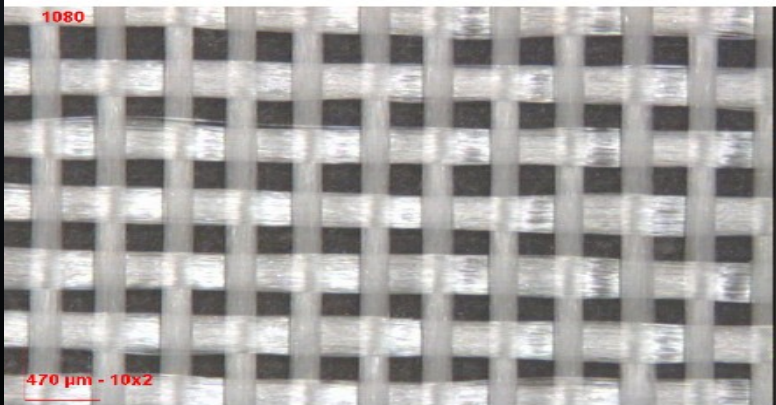
Différentes tailles de fils et tressages plus ou moins serrés.



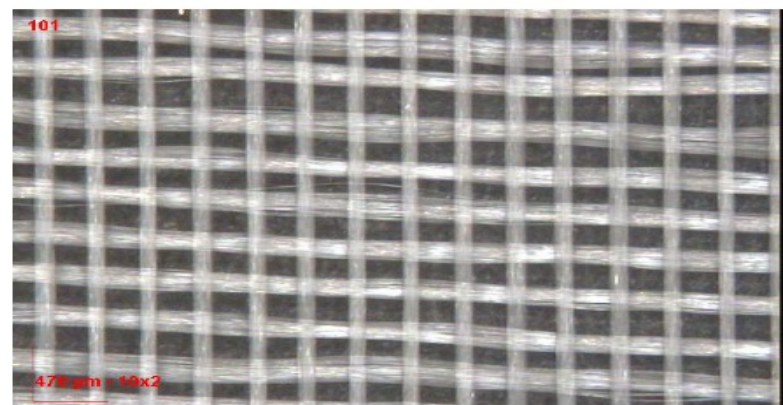
Résistance chaîne > 19kg/cm
Résistance trame > 10kg/cm



Résistance chaîne > 9kg/cm
Résistance trame > 9kg/cm



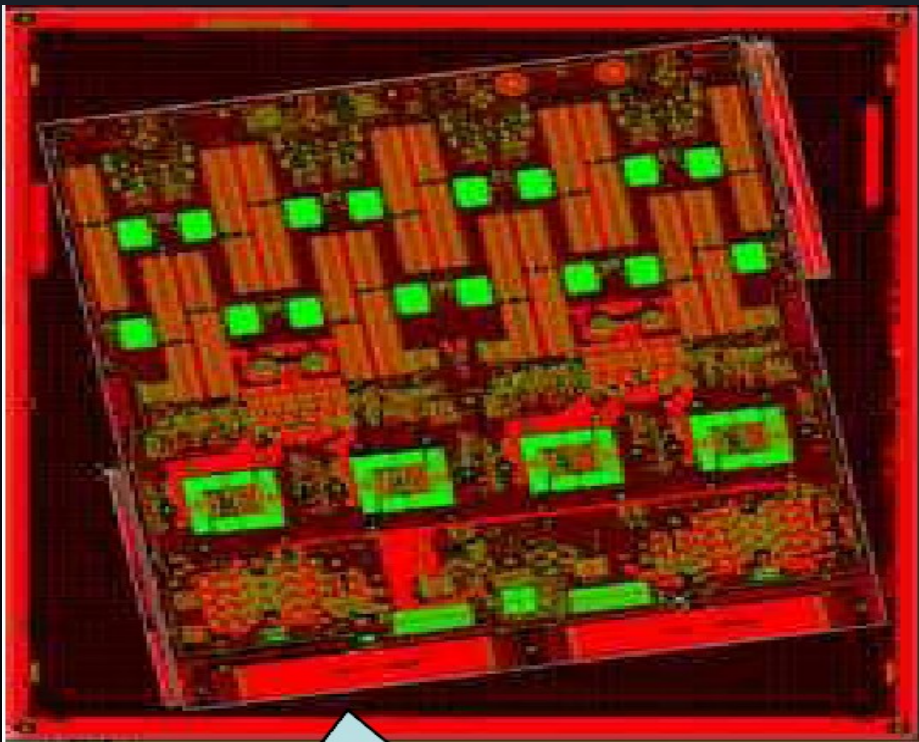
Résistance chaîne > 6kg/cm
Résistance trame > 4kg/cm



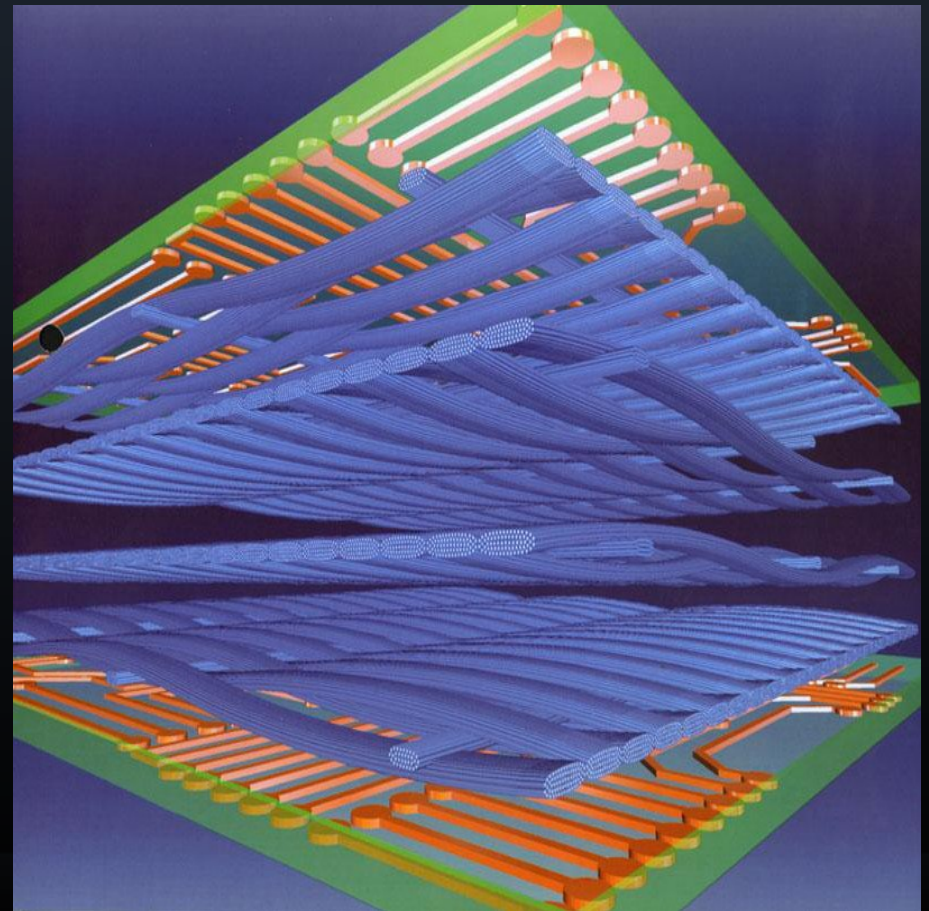
Résistance chaîne > 1.5kg/cm
Résistance trame > 1.5kg/cm

Le verre

Le fabricant peut incliner le PCB jusqu'à 20° pour que le perçage évite la chaîne et la trame.

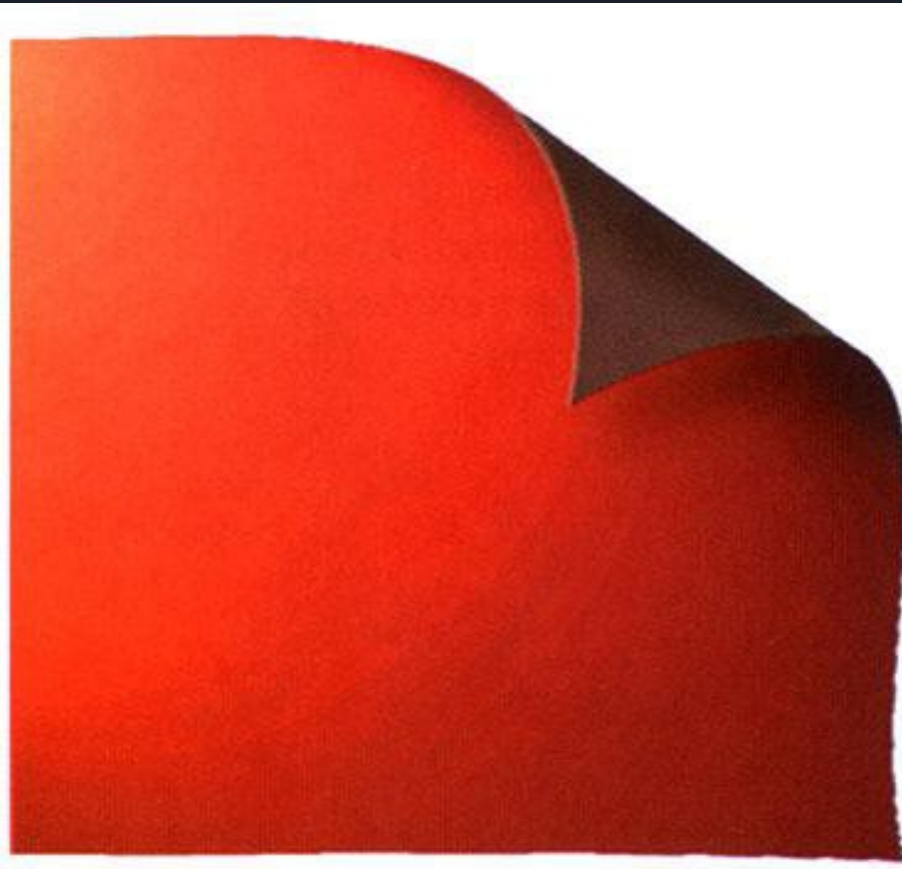


Rotate 10°



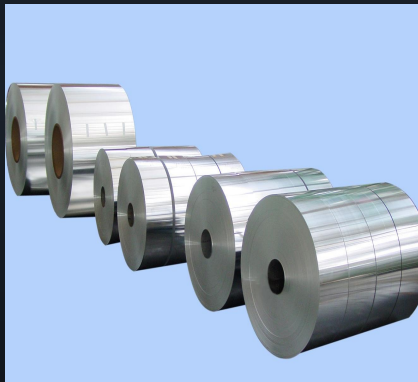
Le cuivre

Le fabricant de circuit imprimé achète des rouleaux de feuilles de cuivre.



Le cuivre

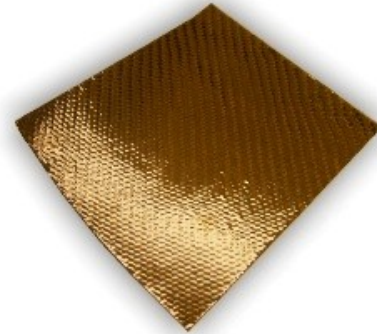
Différents types de métal exploitables pour un circuit imprimé:



Aluminium



Argent



Bronze



Constantan



Duralumin



Cuivre

Le cuivre

Le constantan est utilisé pour des applications cryogéniques.

Le cuivre est le meilleur rapport qualité prix.



Le cuivre

Les épaisseurs de cuivre standards sont 17, 35 et 70 μ m.

Typical Application	Treatment	9 μ	12 μ	18 μ	35 μ	70 μ	105 μ	140-210 μ	400 μ
FR4	NFTWHIE		T	T*	T*	T	T	T	
High TG	NFTWSHIE		T*	T	T	T			
Thin Laminates	NFTWVLPHE	T	T	T	T	T			
Reverse Treated	NFTWB			T	T	T			
High TG	NFTWBS			T*	T*	T*			
PTFE	NFHFHIE			T	T	T			
LowDk	NFIOR			T	T	T			
Buried Capacitance	BFIO LP3/LP2	T	T	T					
FR2, CEM1	NFTO			T/Ac	T/Ac	T/Ac	T/Ac	T*	T*
Flex Polyester	TACF/IOCF			T*	T	T	T		
Flex Polyimide	NFTWCF			T*	T	T	T*		
FR4 Innerlayer	TWTWHIE			T*	T	T			
High TG Innerlayer	TWS-TWSHIE			T*	T	T			
FR4 Innerlayer	TO-TOHIE				T*				
Li-ion Battery	BF-Flainstainproof	*	*	*					

T = Treated foil
Ac = Acrylic coated foil
E = Epoxy coated foil
***** = Only available on special order

Le cuivre

On peut effectuer différents traitements sur le cuivre en fonction du verre pour l'améliorer.

Rigid and Multilayer Boards:

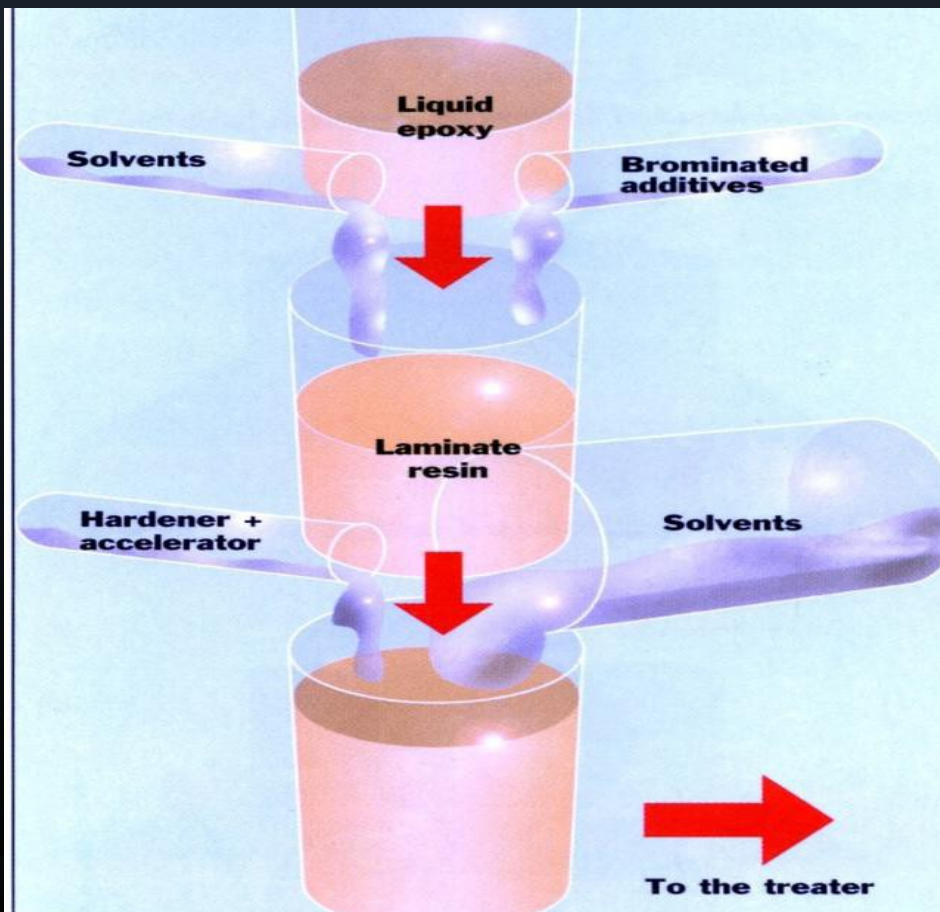
NT-TW-HTE

- ✓ single side treated
- ✓ high temperature elongation
- ✓ to compensate CTE mismatch in z-expansion
- ✓ no foil cracking during soldering



La résine

La résine est créée en mélangeant additifs, accélérateur de durcissement et solvants et retardateur de flammes(UL).



La résine

Les retardateurs de flammes sont régis par les normes UL.

La norme REACH impose de la résine sans halogène

Un retardateur de flammes, c'est quoi?

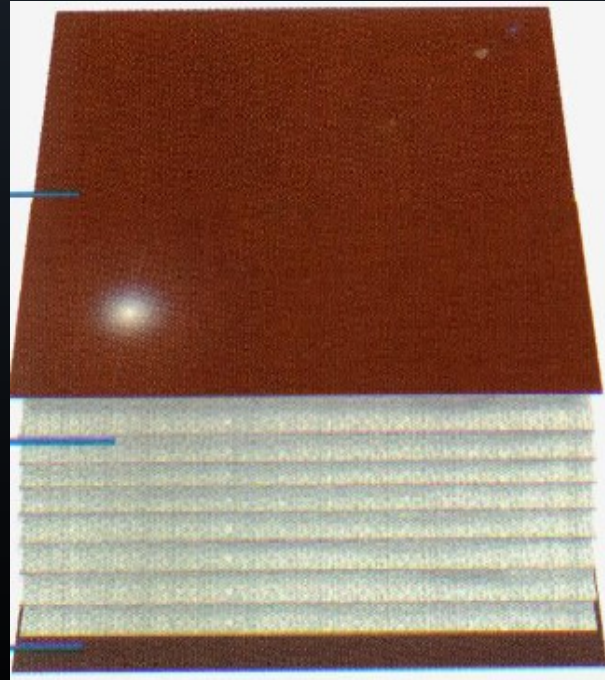
Les retardateurs de flammes sont des produits chimiques utilisés pour améliorer le comportement au feu des matériaux combustibles. Ils réduisent le risque de départ de feu en cas de contact avec une petite source de chaleur, comme une cigarette, une bougie ou un arc électrique. Si, néanmoins, le matériau traité ou un matériau proche a pris feu, le retardateur de flammes va freiner la combustion et limitera la propagation du feu aux objets alentour.

Le terme de "retardateur de flammes" décrit une fonction et non une classe de produits chimiques. Un large choix de substances peut être utilisé, et l'on emploie généralement une combinaison de plusieurs produits. Cette diversité de composants est nécessaire pour répondre à la variété des matériaux à protéger. Citons par exemple, les plastiques qui possèdent des propriétés mécaniques et des natures chimiques très variées, et ont par conséquent des comportements au feu très différents. Il faut donc utiliser le système retardateur de flammes adapté aux caractéristiques souhaitées du matériau. Les retardateurs de flammes sont nécessaires pour assurer la sécurité dans une large gamme d'applications: des plastiques, par exemple des composants d'équipements électriques, de voitures, d'avions, d'éléments de construction, de matériaux d'isolation en mousse ou en fibres, de rembourrage des meubles, des produits en bois ou des textiles en fibres naturelles ou synthétiques.



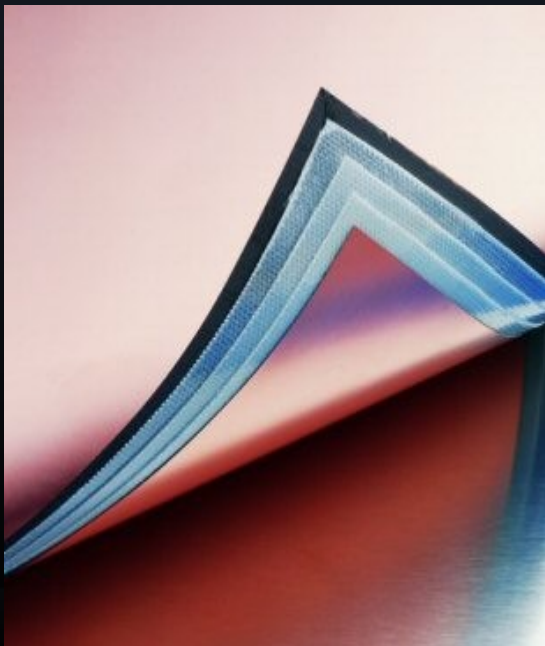
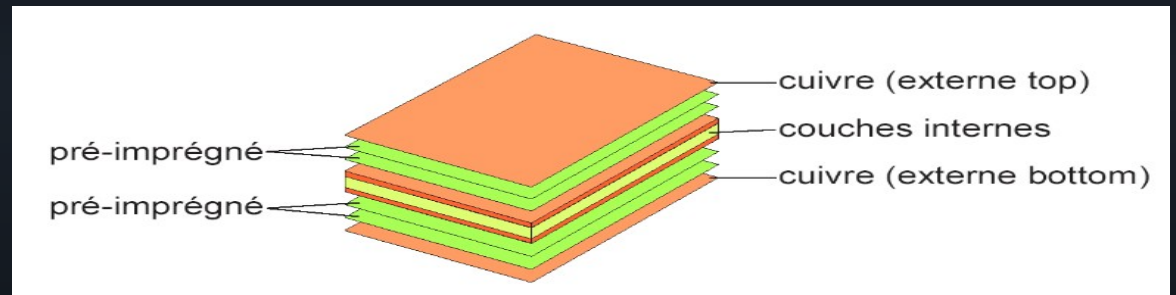
Le prépreg et les laminés

Un prépreg est un tissu composite (fibre de verre, kevlar...) pré imprégné avec de la résine catalysée.



Le prépreg et les laminés

Pour construire un laminé, il faut presser des feuilles de cuivre et des feuilles de prépregs.



Le prépreg et les laminés

Les fabricants de circuit imprimé ont une liste de matériaux préférés. Un dialogue entre le fabricant et le designer est nécessaire.



BASE MATERIAL LIST AND DESCRIPTION

Supplier	Product	Type	Lead Free	Tg °C	TD °C	Dk (1MHz)	Dk (1GHz)	Dk (10GHz)	CTE Z-Axis
ARLON	33N	Polymide laminate	Yes	> 250	353	4,0	-	-	1,2%(50 - 260 °C)
ARLON	35N	Polymide laminate	Yes	> 250	363	4,2	-	-	1,1%(50 - 260 °C)
ARLON	37N	Polymide Prepreg	Yes	200	322	4,25	-	-	2,3%(50 - 260 °C)
ARLON	38N	Polymide Prepreg	Yes	200	311	4,25	-	-	1,5%(50 - 260 °C)
ARLON	55NT	Multifunctional Epoxy/Thermount	Yes	170	351	3,8	-	-	3,5%(50 - 260 °C)
ARLON	55ST	Multifunctional Epoxy/Thermount	Yes	170	296	3,8	-	-	4,2%(50 - 260 °C)
ARLON	85NT	Polymide/Thermount Laminate	Yes	250	396	3,6	-	-	2,3%(50 - 260 °C)
ARLON	85N	Polymide laminate	Yes	250	387	4,2	-	-	1,2%(50 - 260 °C)
ARLON	85NT	Polymide/Thermount Laminate	Yes	250	396	3,6	-	-	2,3%(50 - 260 °C)
ARLON	Thermount 55LM	Epoxy / Thermount	Yes	160	328	3,8	-	-	4,5%(50 - 260 °C)
ARLON	Thermount 55ST	Epoxy / Thermount	Yes	170	-	3,63	-	-	110 - 120ppm/°C(25 - 125 °C)
Dupont	AP8545	Polymide laminate	-	-	-	-	-	-	-
ISOLA	IS 420	FR4	Yes	165	340	4,9	4,0	-	35-40 ppm/K
ISOLA	PCL 370 HR	FR4/Phenolic	Yes	170	340	4,8 - 5,1	-	-	35-40 ppm/K
ISOLA	DURAVER E-CU 104TS	FR4	Yes	145	350	5,4	-	-	-
ISOLA	FR406	HP Epoxy laminate	No	170	295	4,6	4,29	-	3,5%(50 - 260 °C)
ISOLA	FR406HR	High Thermal performance	No	190	325	3,91	3,86	3,81	<Tg: 55ppm/°C, >Tg: 235ppm/°C
ISOLA	FR408	FR4 Epoxy laminate	Yes	180	370	3,8	3,7	3,63	3,5%(50 - 260 °C)
ISOLA	FR408HR	High Thermal performance	Yes	200	360	3,72	3,69	3,65	<Tg: 55ppm/°C, >Tg: 230ppm/°C
ITEQ	IT 158	FR4	Yes	155	330	4,6 - 4,8	-	-	3,3%(50 - 260 °C)
ITEQ	IT 180	Modified Epoxy	Yes	180	350	4,5 - 4,7	-	-	3,0%(50 - 260 °C)
ITEQ	IT 180TS	FR4/Phenolic	Yes	175	350	4,7	-	-	2,9%(50 - 260 °C)
SHENGYI	S1000	FR4	Yes	155	355	4,9	-	-	3,0%(50 - 260 °C)
SHENGYI	S1170	FR4 High Temperature	Yes	175	335	4,6	-	-	3,3%(50 - 260 °C)
SHENGYI	S1141	FR4	No	135	310	4,6	-	-	4,5%(50 - 260 °C)
SHENGYI	S1141KF	FR4	Yes	140	350	4,7	-	-	-
SHENGYI	S1000-2	FR4/Phenolic	Yes	170	335	4,8	-	-	3,0%(50 - 260 °C)
HITACHI	MCL-E-679F	Modified Epoxy	Yes	170	350	4,8	-	-	25ppm/°C(30 - 120 °C/TMA)
HITACHI	MCL-E-679F(J)	Modified Epoxy	Yes	170	350	4,2 - 4,4	4,3 - 4,5	-	<Tg: 40 ppm/°C, >Tg: 210ppm/°C
HITACHI	MCL-E679(W)	FR4 High Temperature	Yes	205 - 215	340 - 360	4,75	4,23	-	<Tg: 50 - 80 ppm/°C
HITACHI	MCL-BE-67G(H)	Modified Epoxy	Yes	140 - 150	340	4,9	4,4	-	<Tg: 45 ppm/°C, >Tg: 200ppm/°C
HITACHI	MCL-LX 67Y	Special Laminate	No	185 - 190	-	-	3,45 - 3,55	-	50 - 55ppm/°C

Le prépreg et les laminés

Chaque matériaux et technologies sont décrit par les normes IPC.

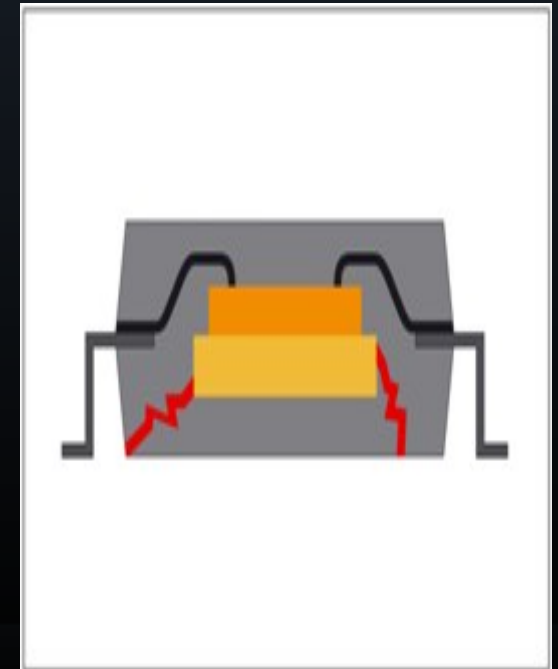
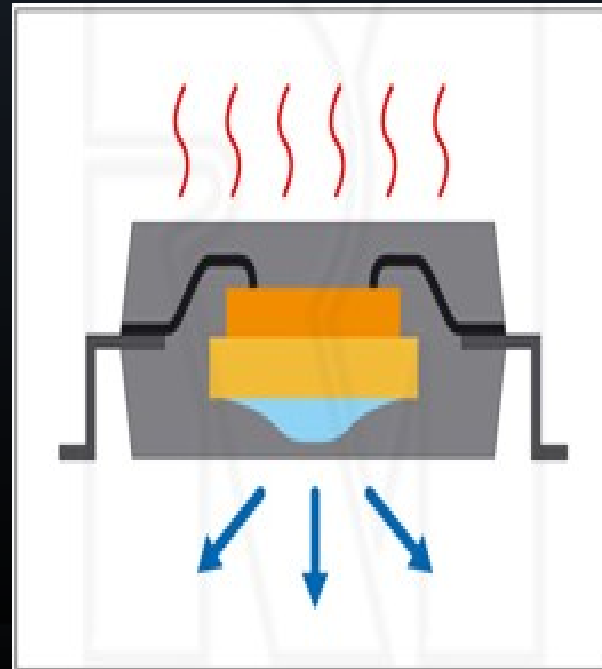
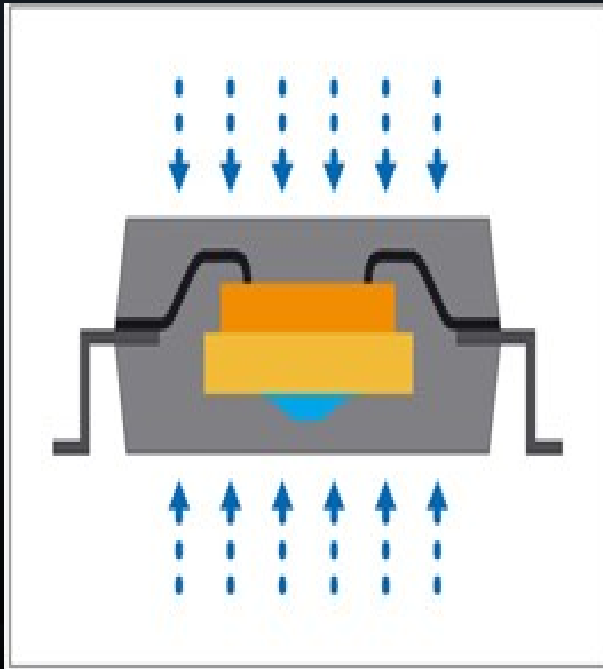


Association Connecting Electronics Industries

IPC Spec.	Reinforcement	Resin System	ID Ref.	Tg C° min.	Dk @ 1Mhz
IPC-4101B/00	Cellulose Paper	Phenolic	NEMA XPC, UL/ANSI XPC	N/A	5.6
IPC-4101B/01	Cellulose Paper	Modified Phenolic	NEMA XXXPC, UL/ANSI XXXPC	N/A	4.8
IPC-4101B/02	Cellulose Paper	Phenolic, Flame Resistant	NEMA FR1, UL/ANSI FR1	N/A	6.0
IPC-4101B/03	Cellulose Paper	Phenolic, Flame Resistant	NEMA FR2, UL/ANSI FR1	N/A	5.0
IPC-4101B/04	Cellulose Paper	Modified Epoxy, Flame Resistant	NEMA FR3, UL/ANSI FR3	N/A	4.8
IPC-4101B/05	Cellulose Paper	Phenolic, Flame Resistant	UL/ANSI FR2	N/A	N/A
IPC-4101B/10	Woven E-Glass Surface, Cellulose Paper Core	Epoxy (1), Phenolic (2), Flame Resistant	NEMA CEM-1, UL/ANSI CEM-1	100°	5.4
IPC-4101B/11	Woven E-Glass Surface, Nonwoven E-Glass Core	Polyester, Flame Resistant	NEMA CRM-5, ANSI CRM-5/11	N/A	4.1
IPC-4101B/12	Woven E-Glass Surface, Nonwoven E-Glass Core	Epoxy, Flame Resistant	NEMA CEM-3, UL/ANSI CEM-3	N/A	5.4
IPC-4101B/13	Woven E-Glass	Polyester (1), Vinyl Ester (2), Flame Resistant	ANSI 4101/13	N/A	N/A
IPC-4101B/14	Woven E-Glass Surface, Nonwoven E-Glass Core	Epoxy, Flame Resistant	UL/ANSI CEM-3	N/A	5.4
IPC-4101B/20	Woven E-Glass	Epoxy, Non Flame Resistant	NEMA G10, UL/ANSI G-10, MIL-S-13949/03 GE/GEN	100°	5.4
IPC-4101B/21	Woven E-Glass	Difunctional Epoxy (1) Multifunctional Epoxy (2), Flame Resistant	NEMA FR4, UL/ANSI FR-4/21, MIL-S-13949/04 GF/GFN/GFK/GFP/GFM	110°	5.4
IPC-4101B/22	Woven E-Glass	Epoxy, Hot Strength Retention, Non Flame Resistant	NEMA G11 – GB, UL/ANSI G-11, MIL-S-13949/02 GB/GBN/GP	135-175°	5.4
IPC-4101B/23	Woven E-Glass	Epoxy, Hot Strength Retention, Flame Resistant	NEMA FR5, UL/ANSI FR-5, MIL-S-13949/05 GH/GHN/GHP	135-185°	5.4
IPC-4101B/24	Woven E-Glass	Epoxy (1), Multifunctional Epoxy (2), Flame Resistant	NEMA FR4, UL/ANSI FR-4/24, MIL-S-13949/04 GF/GFG/GFN	150°	5.4
IPC-4101B/25	Woven E-Glass	Epoxy (1), Polyphenylene oxide (2), Flame Resistant	NEMA FR4, ANSI 4101/25, MIL-S-13949/04 GF/GFG/GFN	150-200°	4.4
IPC-4101B/26	Woven E-Glass	Epoxy (1), Multifunctional Epoxy (2), Flame Resistant	NEMA FR4, UL/ANSI FR-4/26, MIL-S-13949/04 GF/GFT	170°	5.4
IPC-4101B/27	Unidirectional E-Glass, Cross-piled	Epoxy (1), Multifunctional Epoxy (2), Flame Resistant	ANSI 4101/27	110°	5.4
IPC-4101B/28	Woven E-Glass	Epoxy (1), Non-Epoxy (2), Flame Resistant	ANSI 4101/28, MIL-S-13949/04 GN/GFT	170-220°	5.4
IPC-4101B/29	Woven E-Glass	Epoxy (1), Cyanate Ester (2), Flame Resistant	ANSI 4101/29, MIL-S-13949/04 GN/GFT	170-220°	4.4
IPC-4101B/30	Woven E-Glass	Bismaleimide/Triazine (BT) (1), Epoxy, (2), Flame Resistant	UL/ANSI GPY, MIL-S-13949/26 – GIT/GMT	170-220°	4.8
IPC-4101B/31	N/A	Epoxy (1), Multifunctional Epoxy (2),	N/A	90°	7
IPC-4101B/32	Woven E-Glass	Epoxy (1), Multifunctional Epoxy (2),	N/A	90°	7
IPC-4101B/33	N/A	Epoxy (1), Multifunctional Epoxy (2),	N/A	150°	7
IPC-4101B/40	Woven E-Glass	Polyimide	UL/ANSI GPY, MIL-S-13949/10 GI/GIN/GIJ/GIP/GIL	200°	5.4
IPC-4101B/41	Woven E-Glass	Polyimide	UL/ANSI GPY, MIL-S-13949/10 GIL/GIP	250°	5.4
IPC-4101B/42	Woven E-Glass	Polyimide (1), Epoxy (2),	UL/ANSI GPY, MIL-S-13949/10 GIJ	200°	5.4
IPC-4101B/50	Woven Aramid	Epoxy (1), Multifunctional Epoxy (2), Flame Resistant	ANSI 4101/50, MIL-S-13949/15 AF/AFN/AFG	150-200°	4.5
IPC-4101B/53	Non-Woven Aramid Paper	Polyimide	ANSI 4101/53, MIL-S-13949/31 BI/BIJ	220°	4.5
IPC-4101B/54	Unidirectional Aramid Fiber ,Cross-piled	Cyanate Ester	ANSI 4101/54	230°	4.2

Le stockage des PCB et des CI

Il est important de stocker les composants dans leurs emballage avec leur dés-humidificateur afin d'éviter que l'humidité crée un effet pop corn en chauffant.



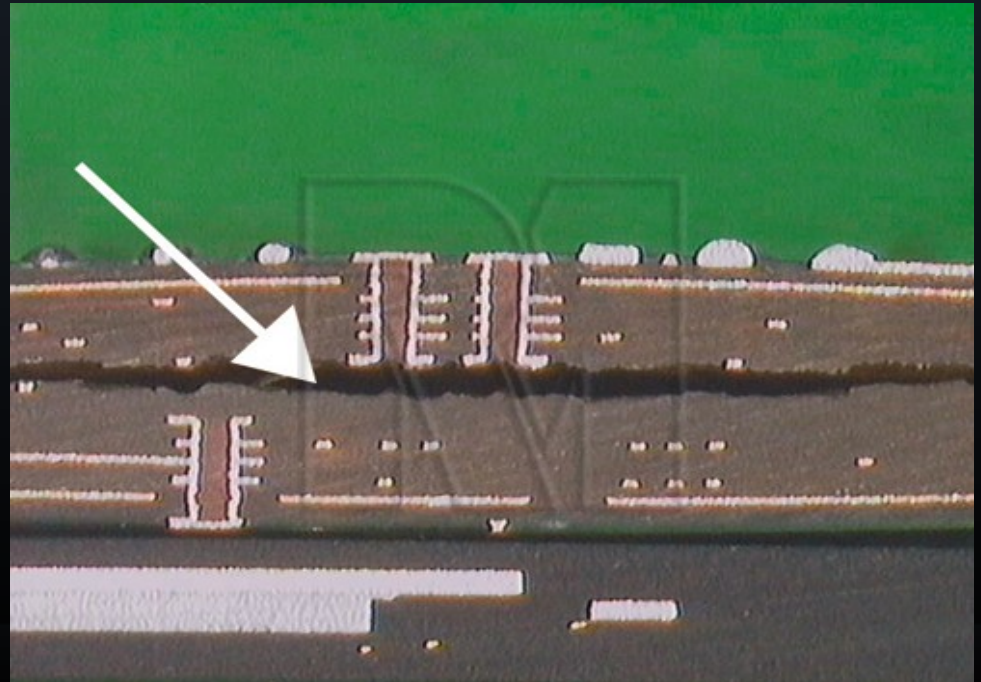
Le stockage des PCB et des CI

Les sociétés de câblage stockent leurs composants dans des armoires à 90°C pendant 48h avant le câblage.

Les circuits imprimés sont stockés en armoire sèche sous peine de dé-lamination.



Armoires sous azote - Local sécurisé



Règles et contraintes: HDI

PCB HDI: Haute Densité d'Interconnexion

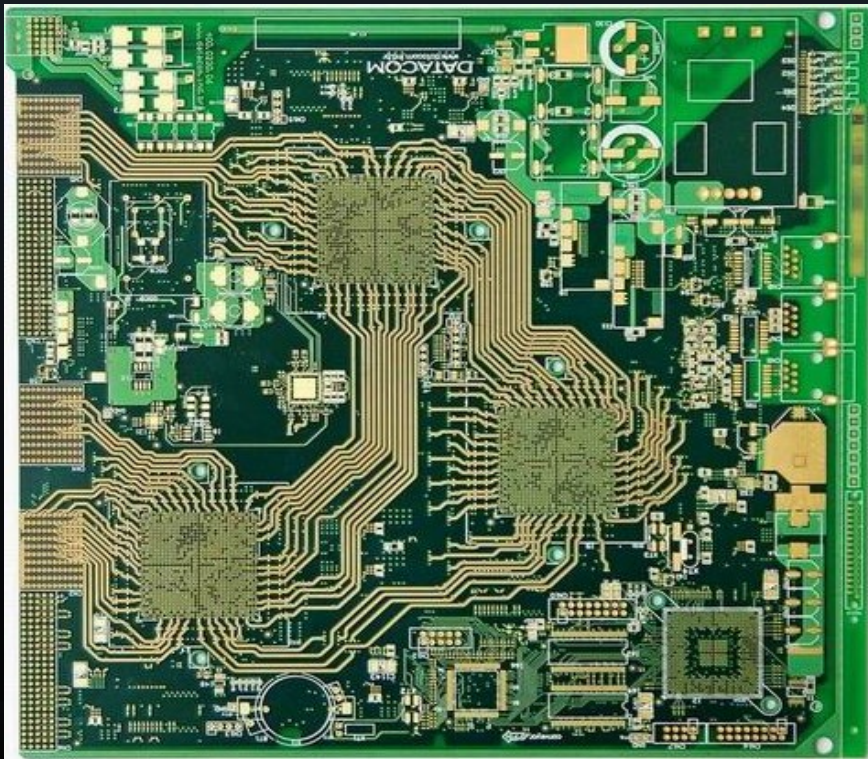
Albert Parker Hanson a écrit en 1903 un brevet de circuit double couches avec une structure d'interconnexion interne.



PCB HDI VO

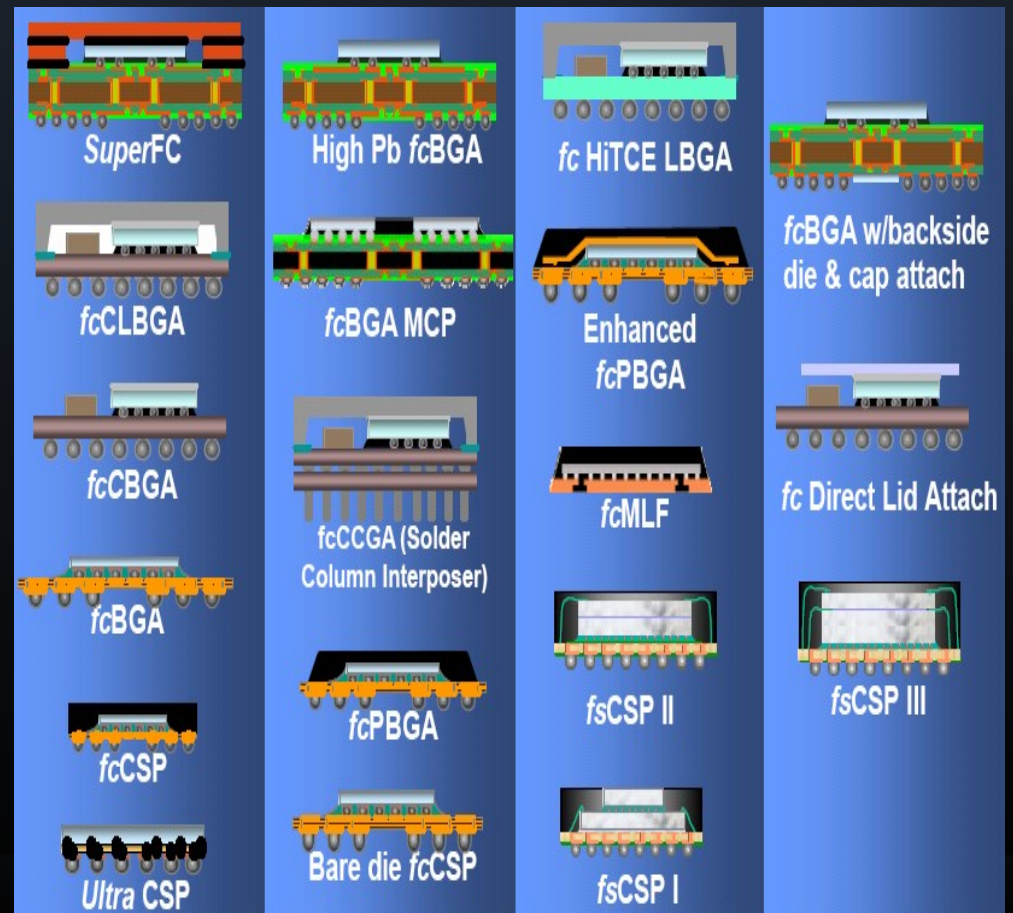
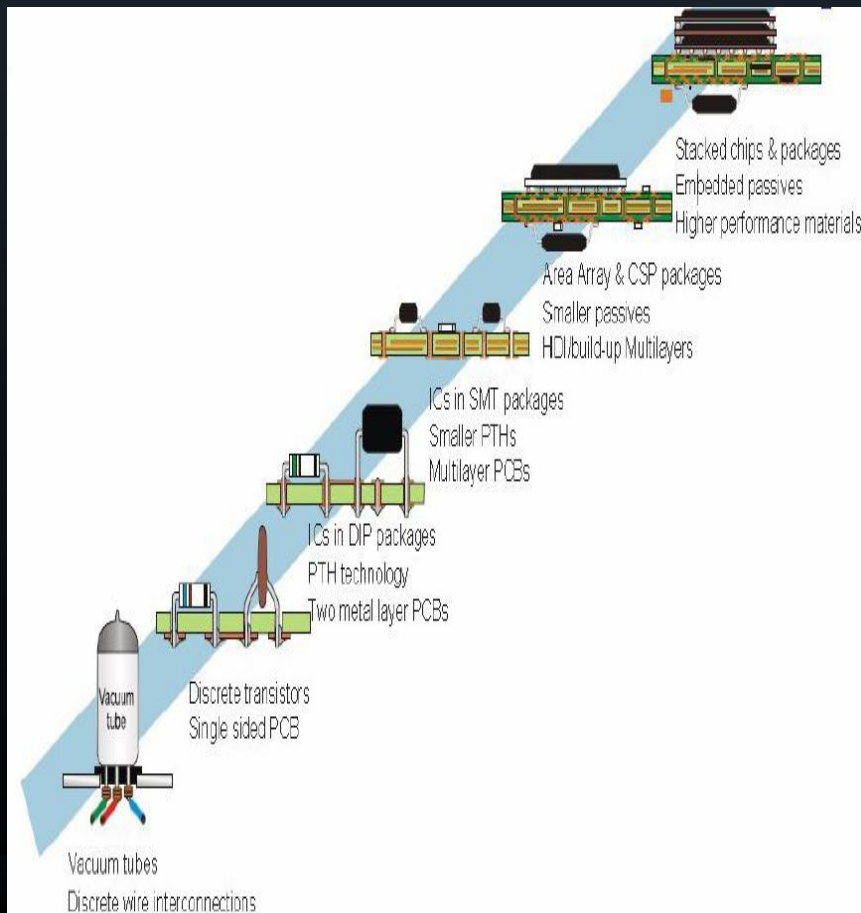
Règles et contraintes: HDI

Les interconnexions de hautes densités sont définies comme des substrat ou des circuits à plus forte densité de câblage qu'un PCB classique.



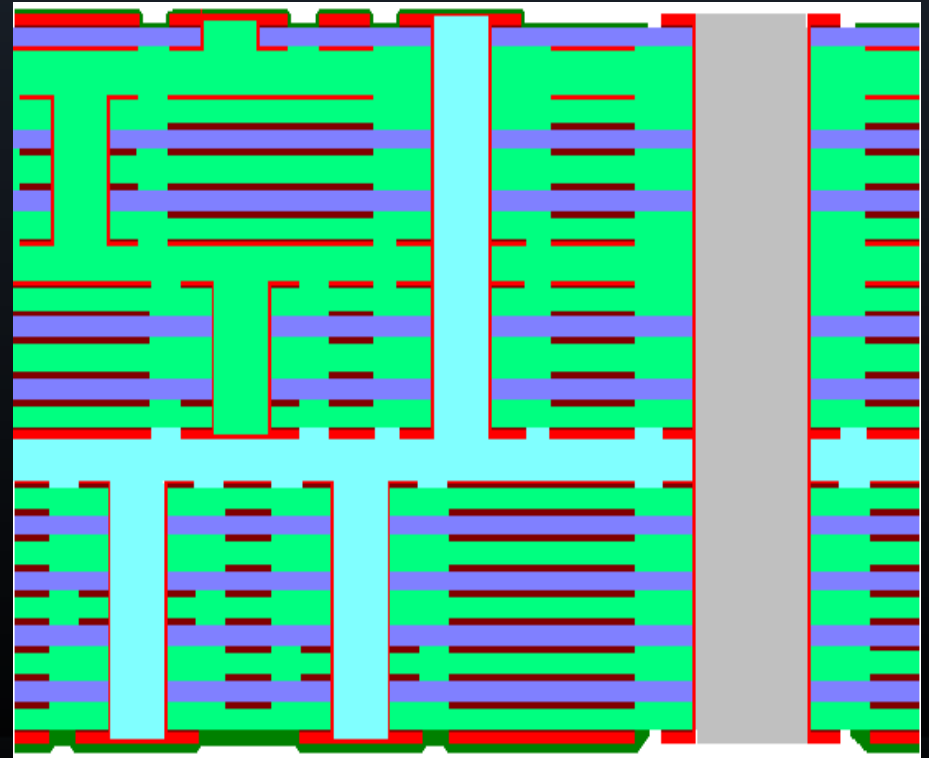
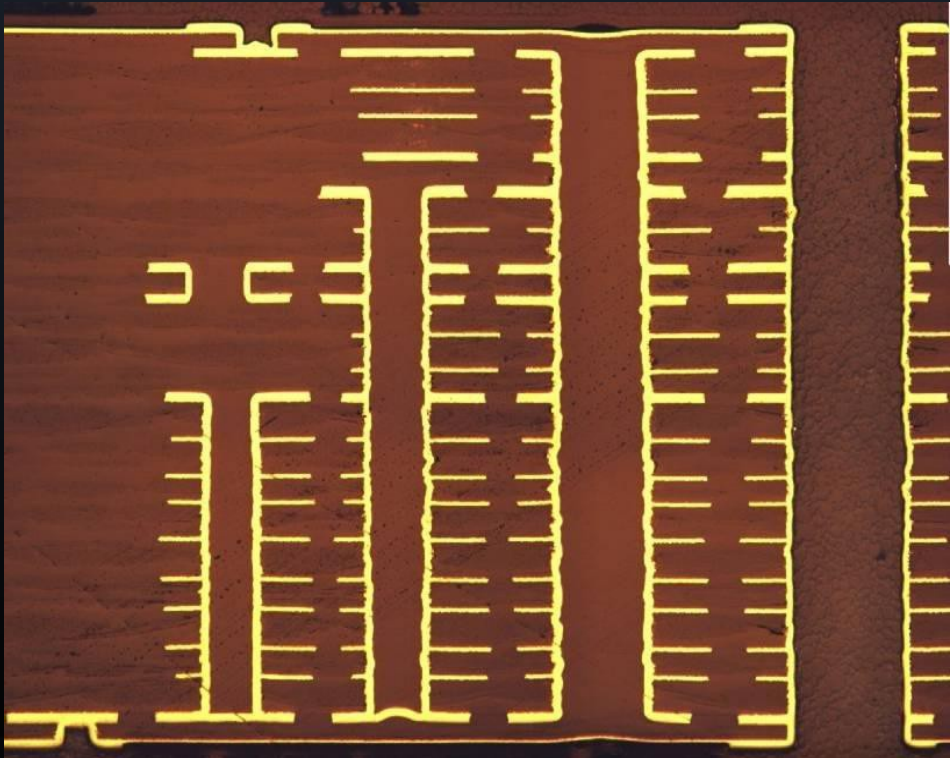
Règles et contraintes: HDI

Depuis la création de l'électronique, il y a eu sans cesse une augmentation de la densité d'intégration.



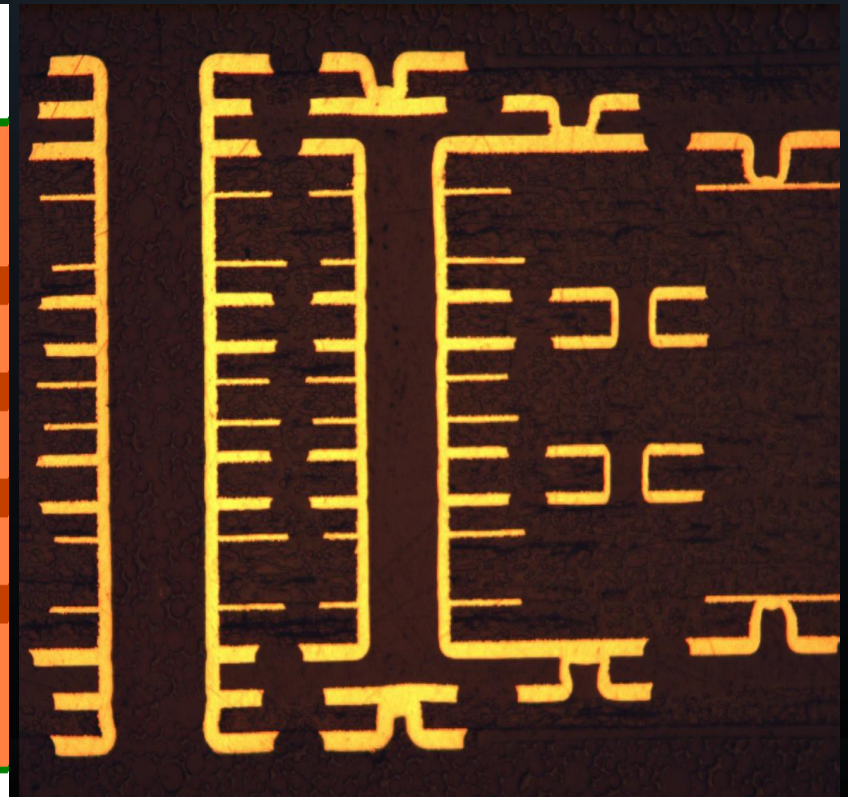
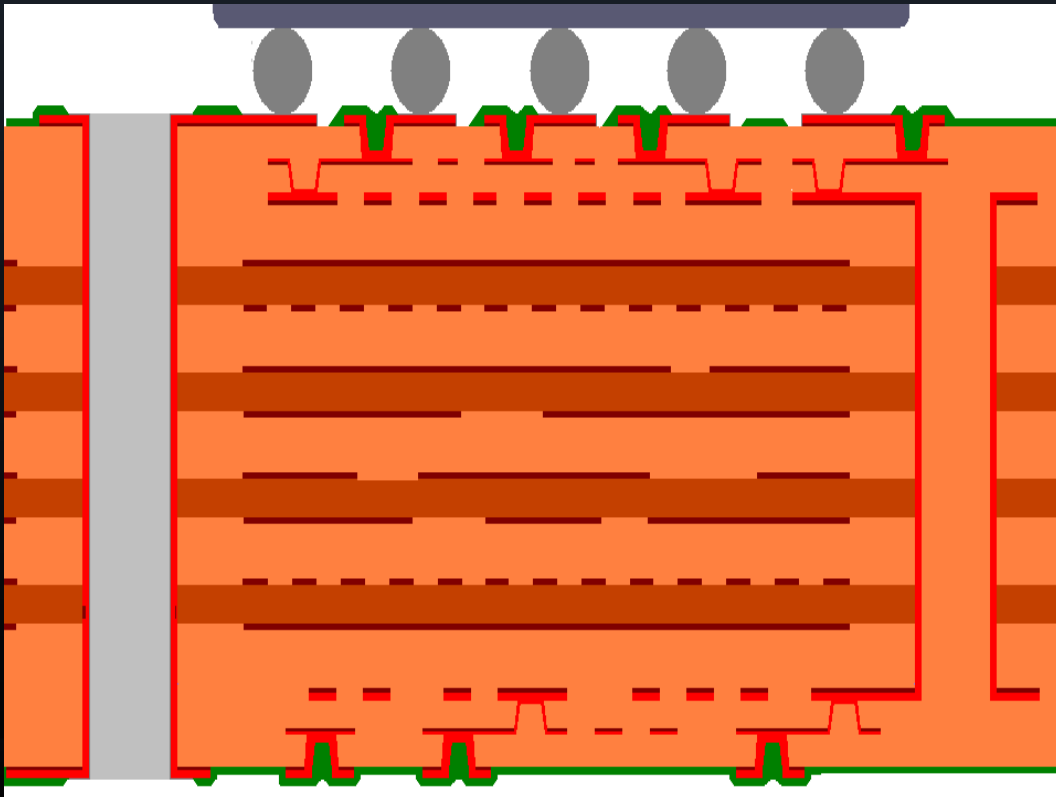
Règles et contraintes: HDI

En théorie, le passage d'une carte en HDI réduit la taille d'un tiers et le prix de 30% moins cher, en pratique on ajoute 30% pour le passage en HDI.



Règles et contraintes: HDI

Pour du HDI, on doit respecter des étapes de fabrications successives nommées « Build up » en rajoutant des couches sur un circuit déjà percé.



Règles et contraintes: HDI

Les empilement sont définis de la façon suivante:



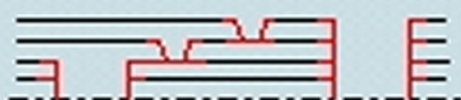
1+x+1



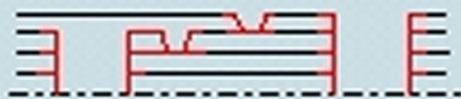
1+xb+1



2+x+2



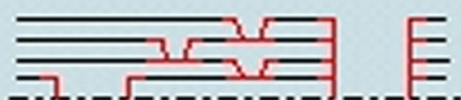
2+xb+2



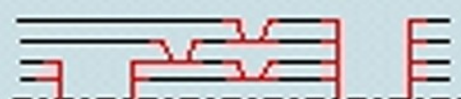
2+x(yb)+2



3+x+3



3+xb+3



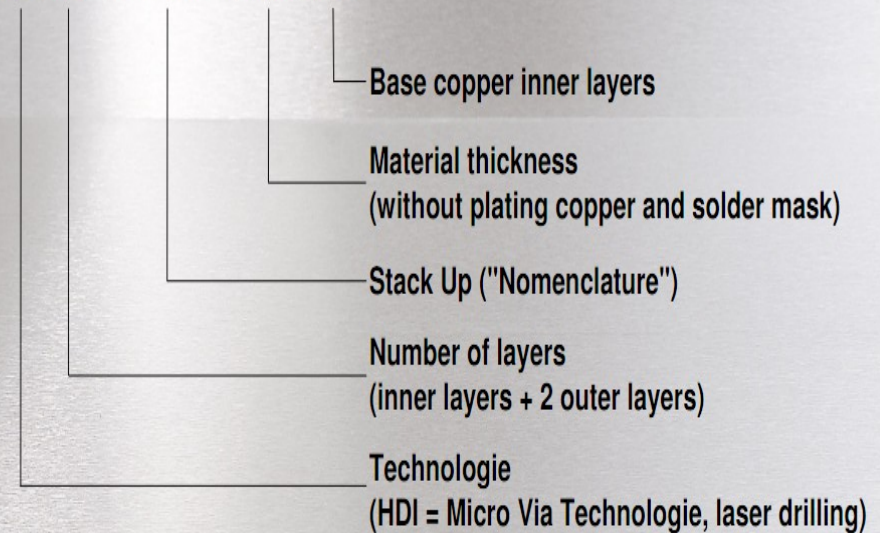
3+x(yb)+3



Nomenclature of HDI Build Ups (Standard)



Example: **HDI 06_1 + 4 + 1_1,6_35**



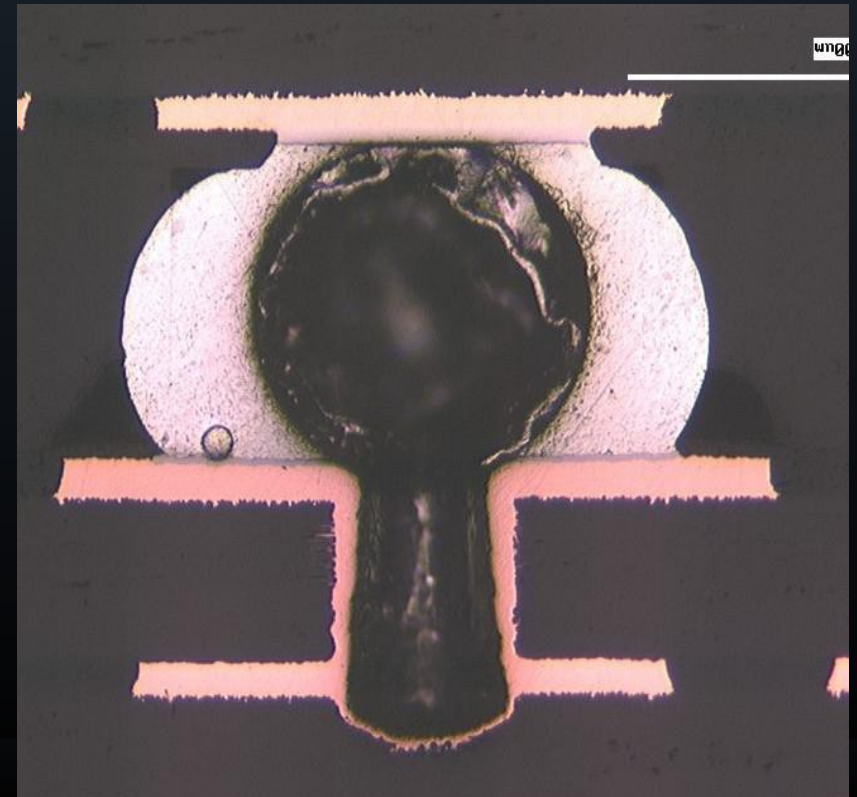
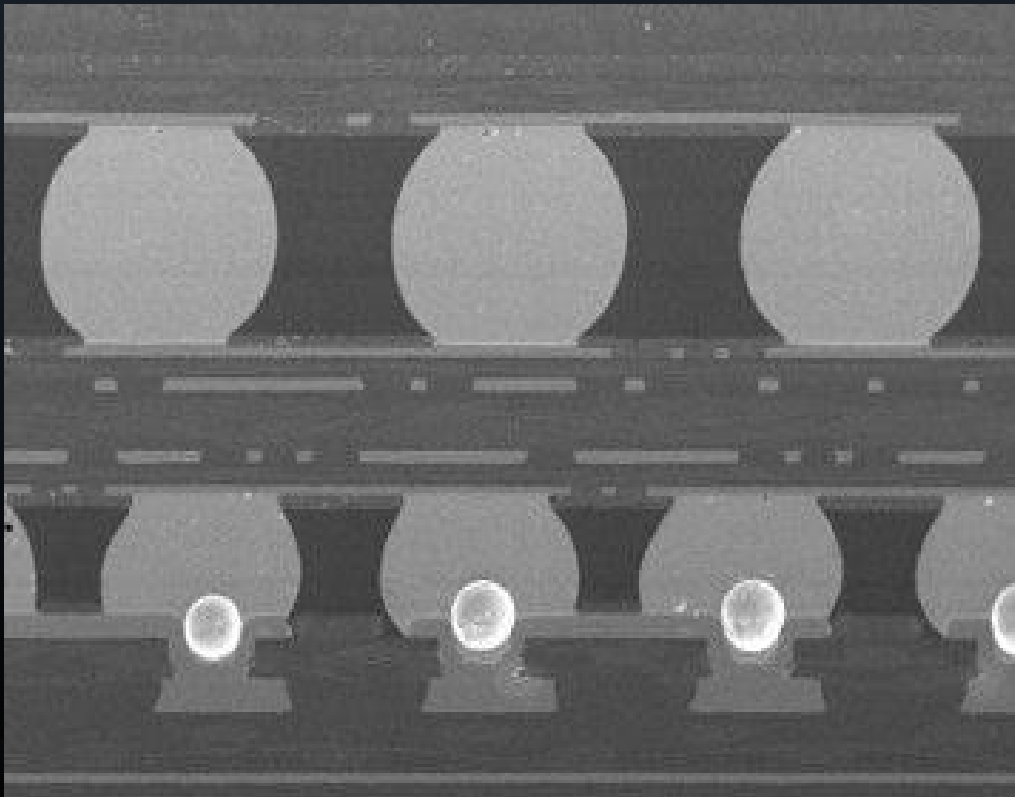
Définition des Vias HDI

Pour du circuit HDI, on crée des vias laser ou percé avec des forêts très fins (jusqu'à $75\mu\text{m}$ =épaisseur d'un cheveux). Plus on perce fin avec un foret, moins on perce profond.



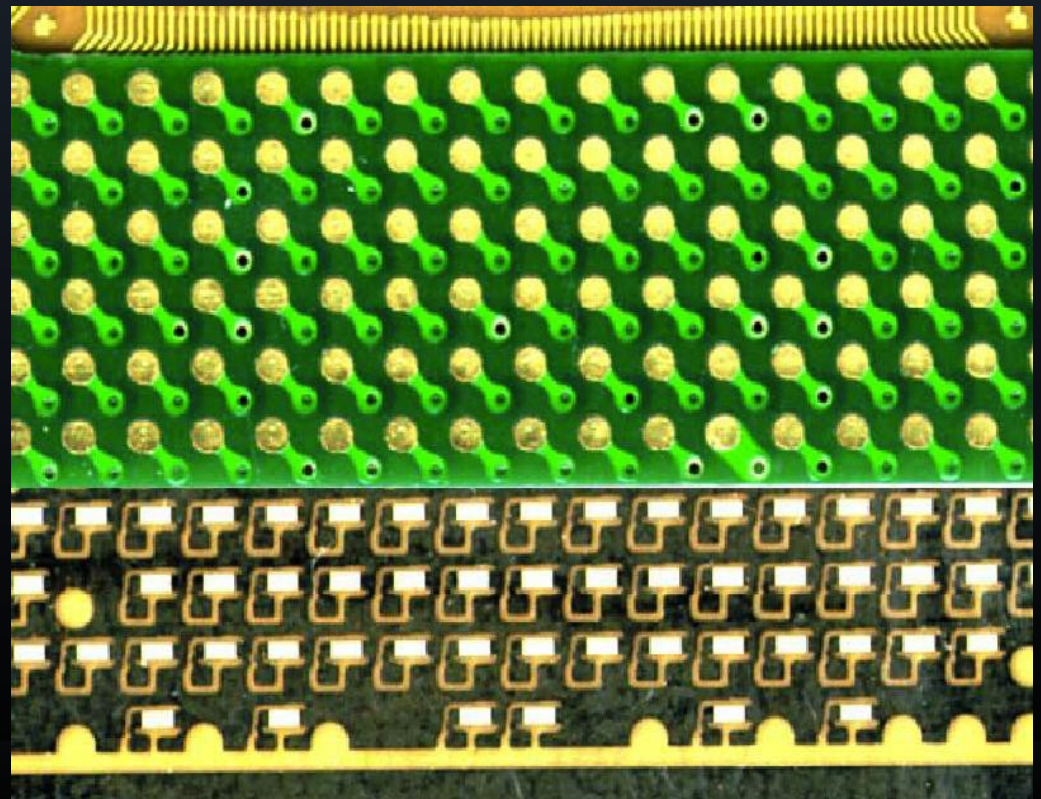
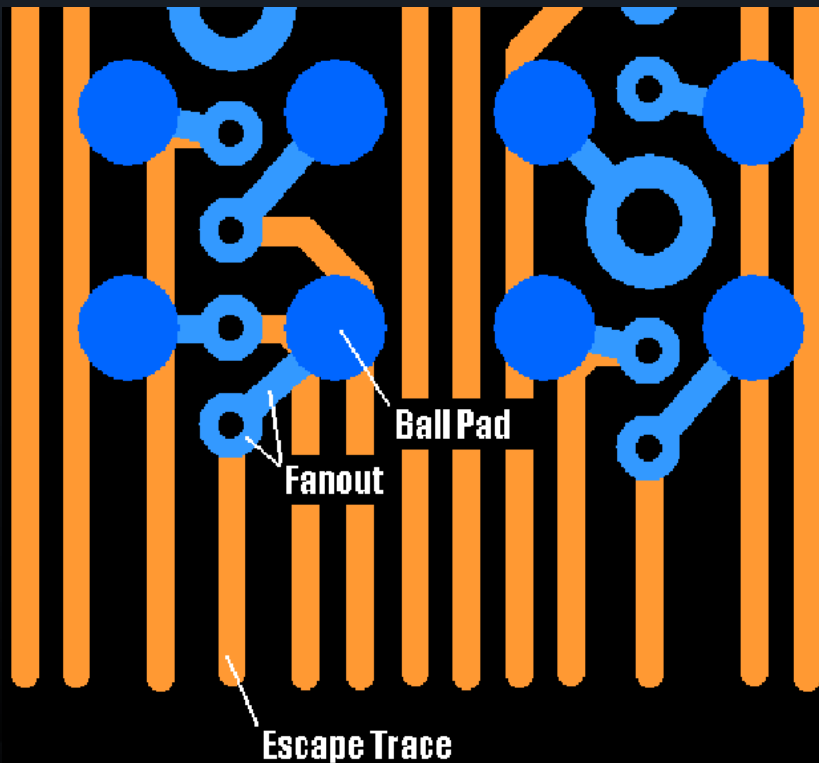
Définition des Vias HDI

Mettre des vias au centre d'une broche d'un composant BGA crée des bulles d'airs(voids) qui créent une mauvaise connexion.



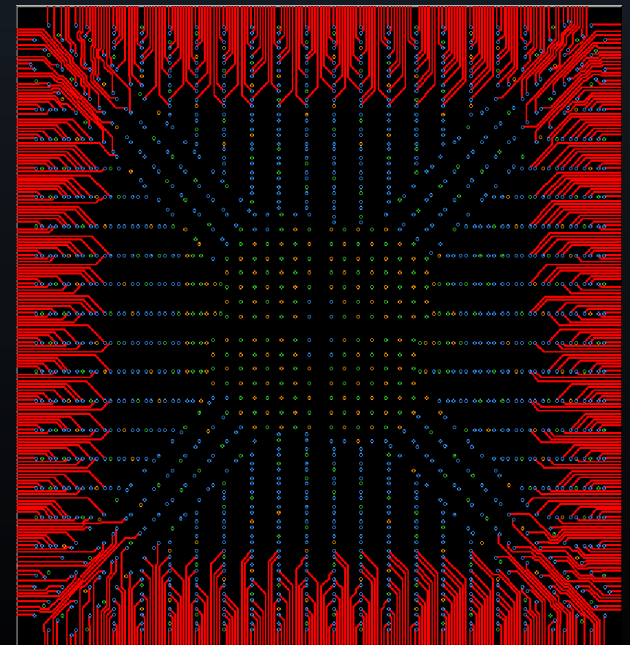
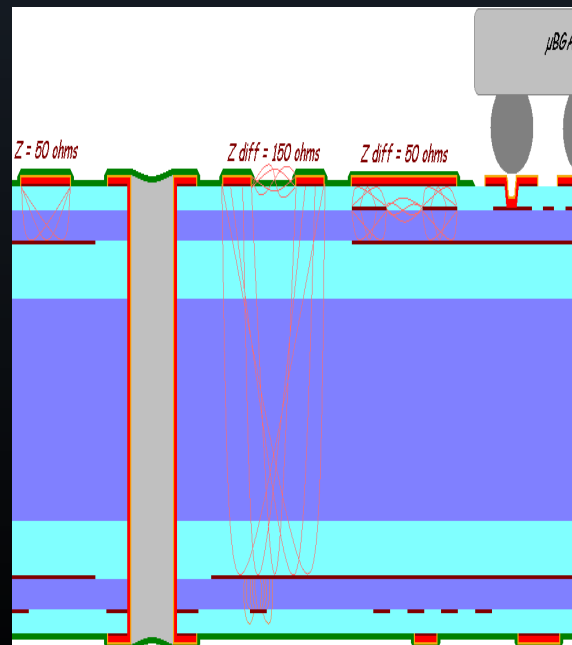
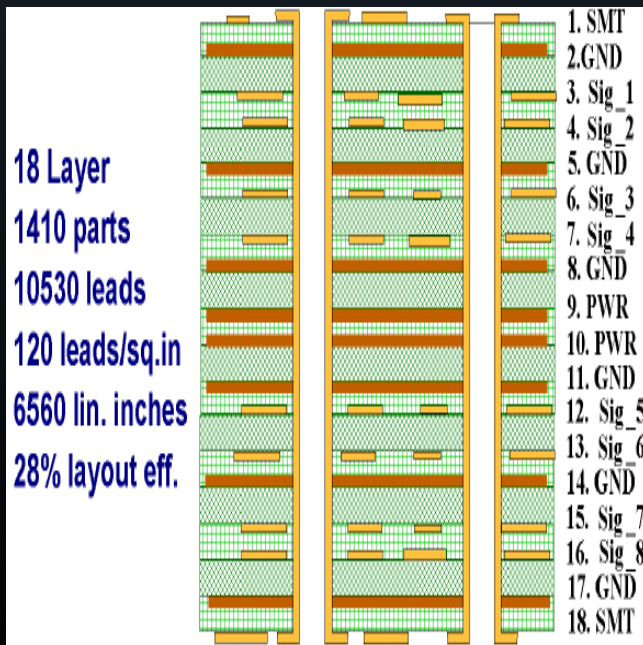
Définition des Vias HDI

Pour éviter cela on crée un microvia déporté nommé « Fanout » puis routé sur une couche interne dédiée nommée « Escape Trace ».



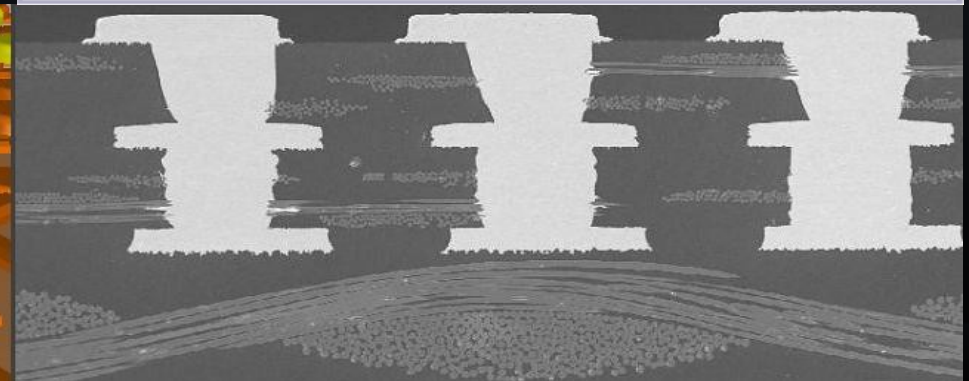
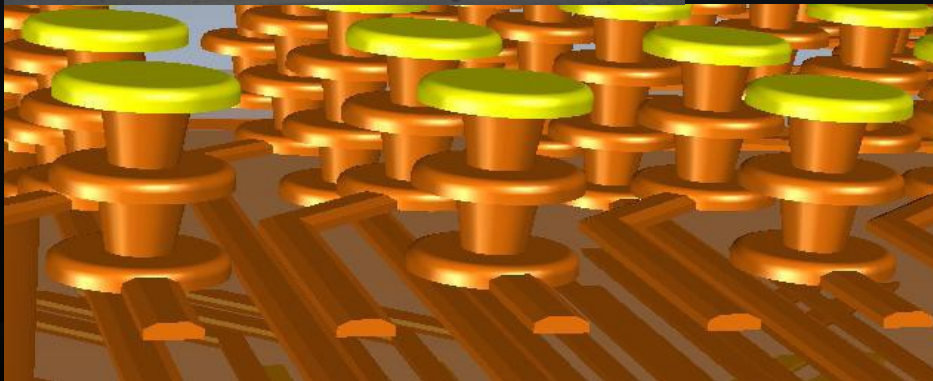
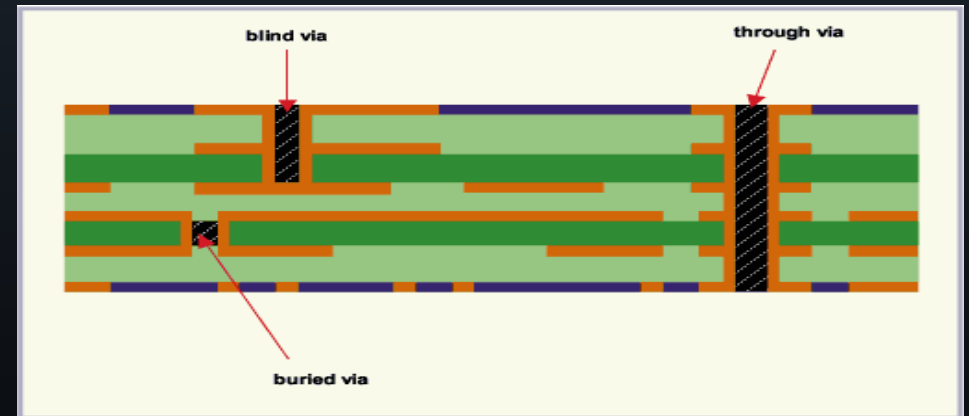
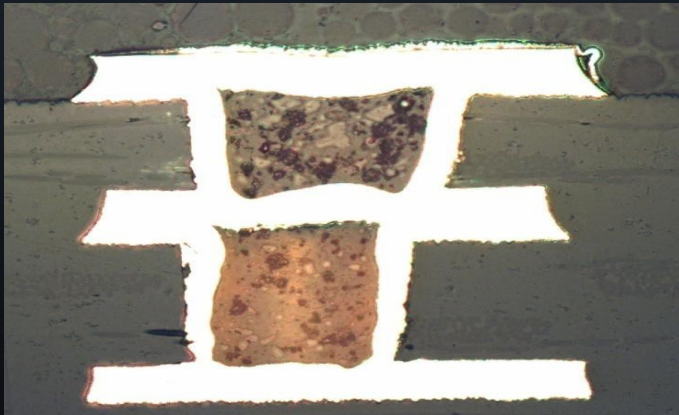
Définition des Vias HDI

En calculant l'espacement entre les pattes du BGA, le nombre de signaux et la propagation électromagnétique, l'ingénieur doit déterminer l'empilement du circuit.



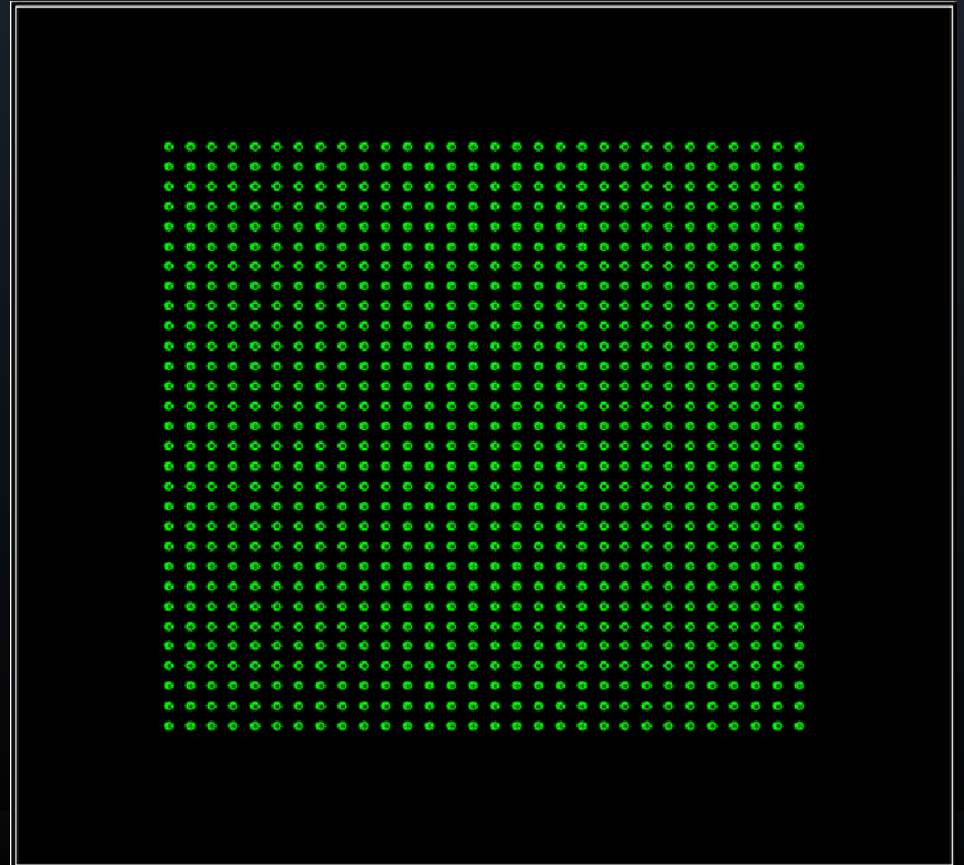
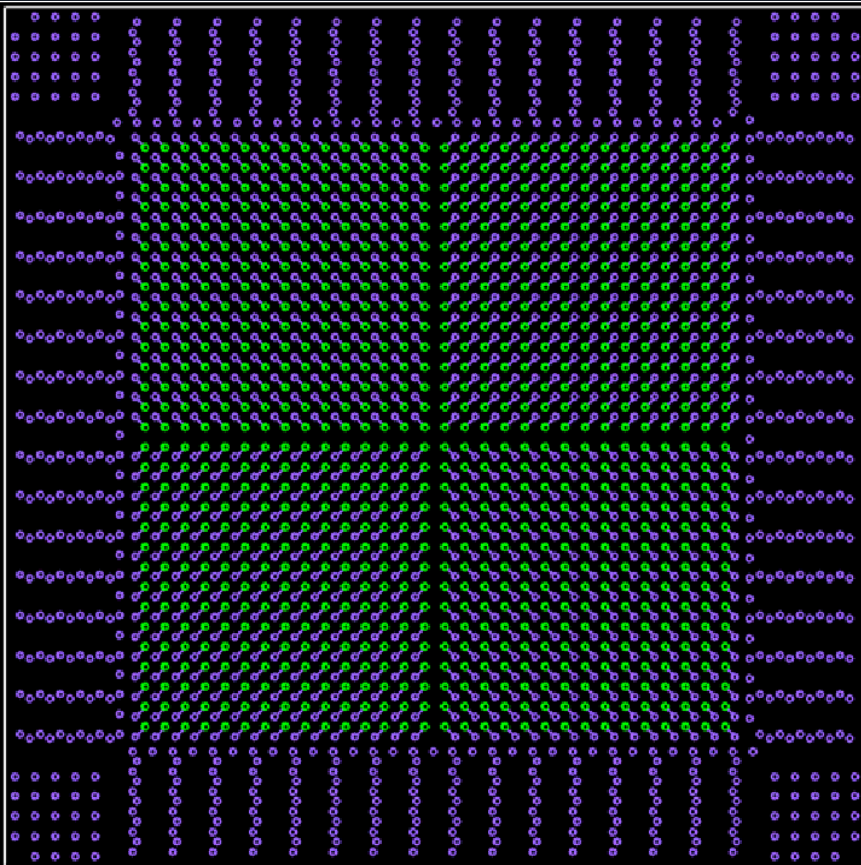
Définition des Vias HDI

Afin de minimiser le nombre de couches, on utilise des vias bouchés, borgne, empilés et déportés qui permettent une meilleure qualité de signal.



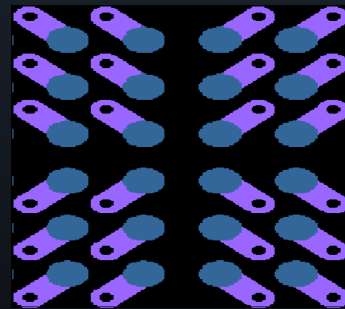
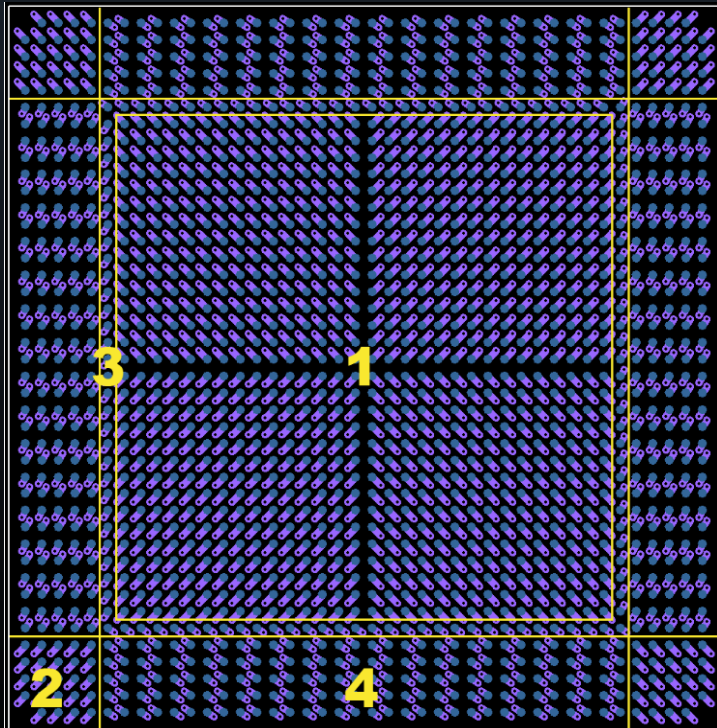
Définition des Vias HDI

Le routeur peut choisir le « Fanout » le plus adapté au circuit.

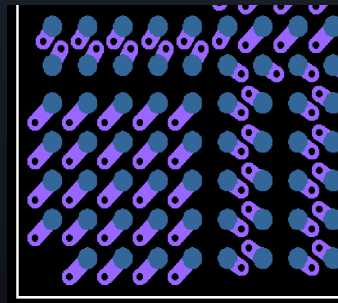


Définition des Vias HDI

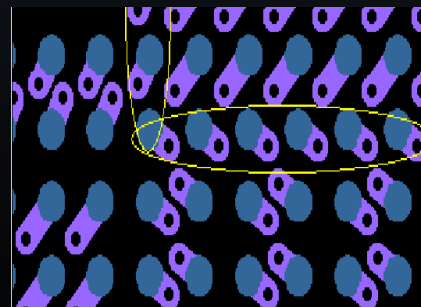
- Les « Fanouts » les plus utilisés:
 - 1°) Quadrant Dog-Bone
 - 2°) Short Dog-Bone
 - 3°) Transition Dog-Bone
 - 4°) Shifted Columns



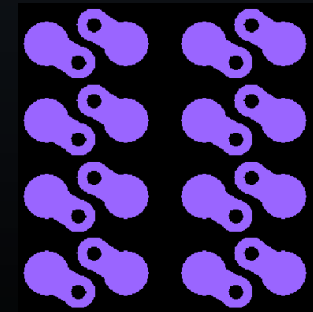
1



2



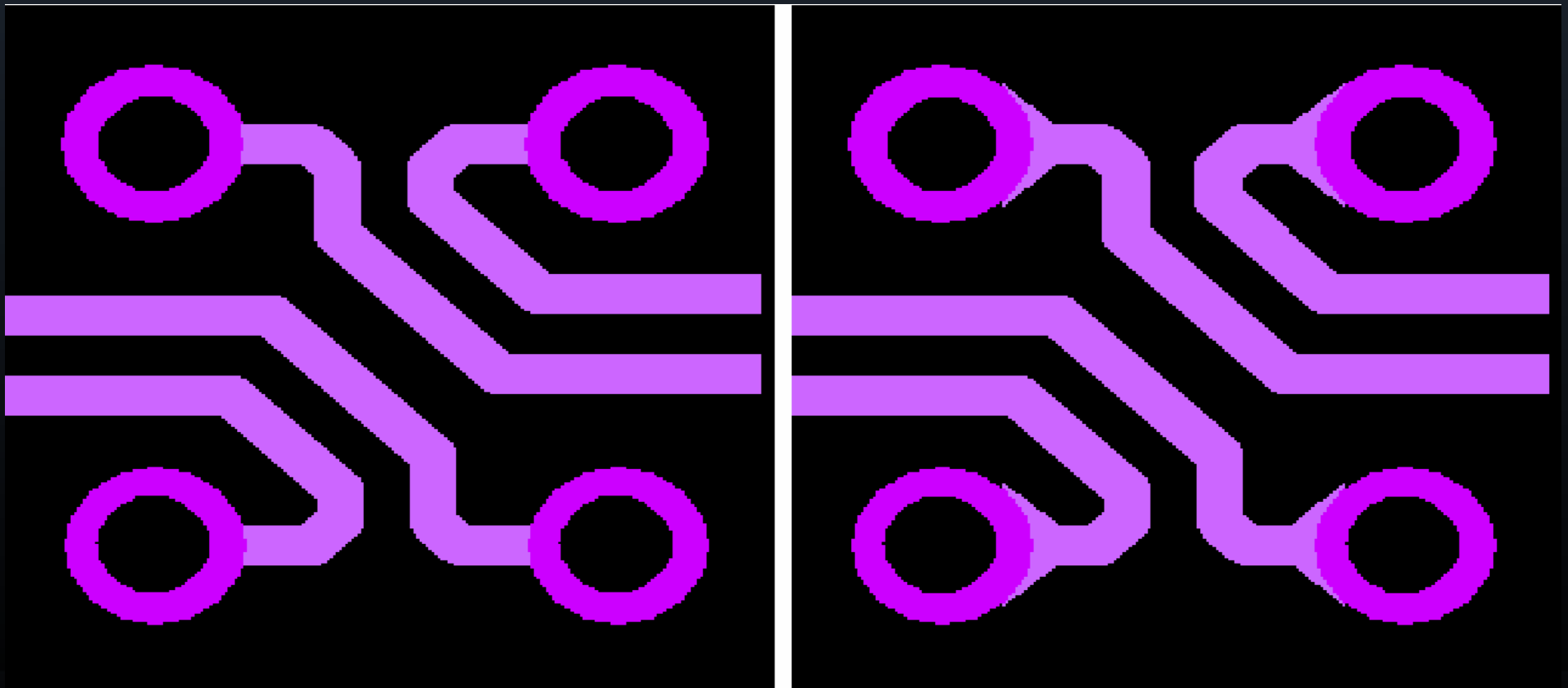
3



4

Définition des Vias HDI

On met des « Teardrop » sur les vias afin d'éviter l'arrachement des pistes. (Voir l'image de droite)



Les classes de circuits

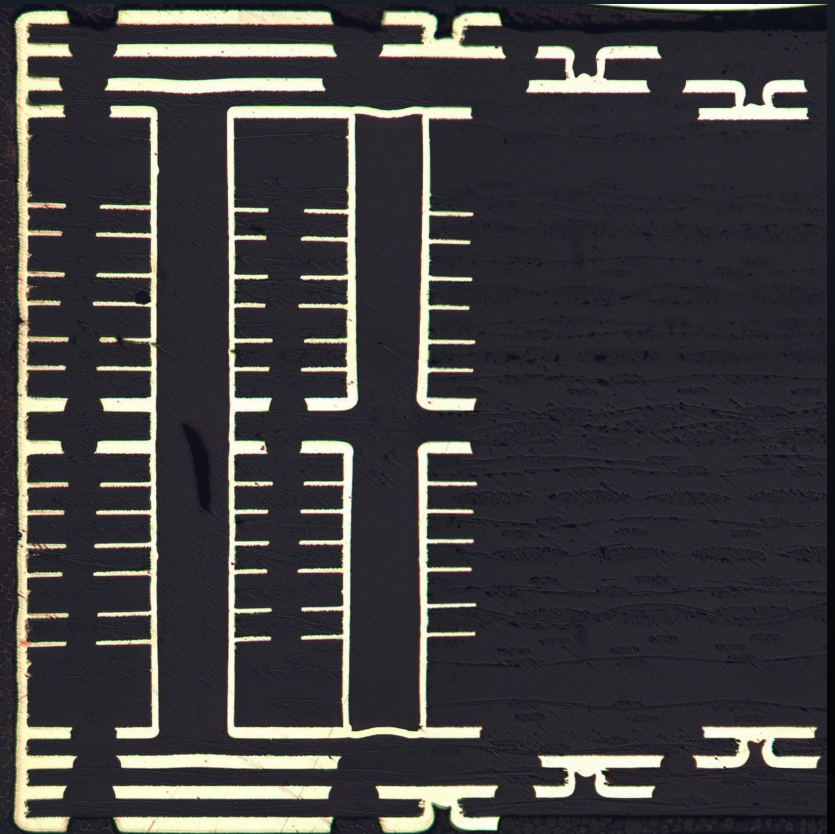
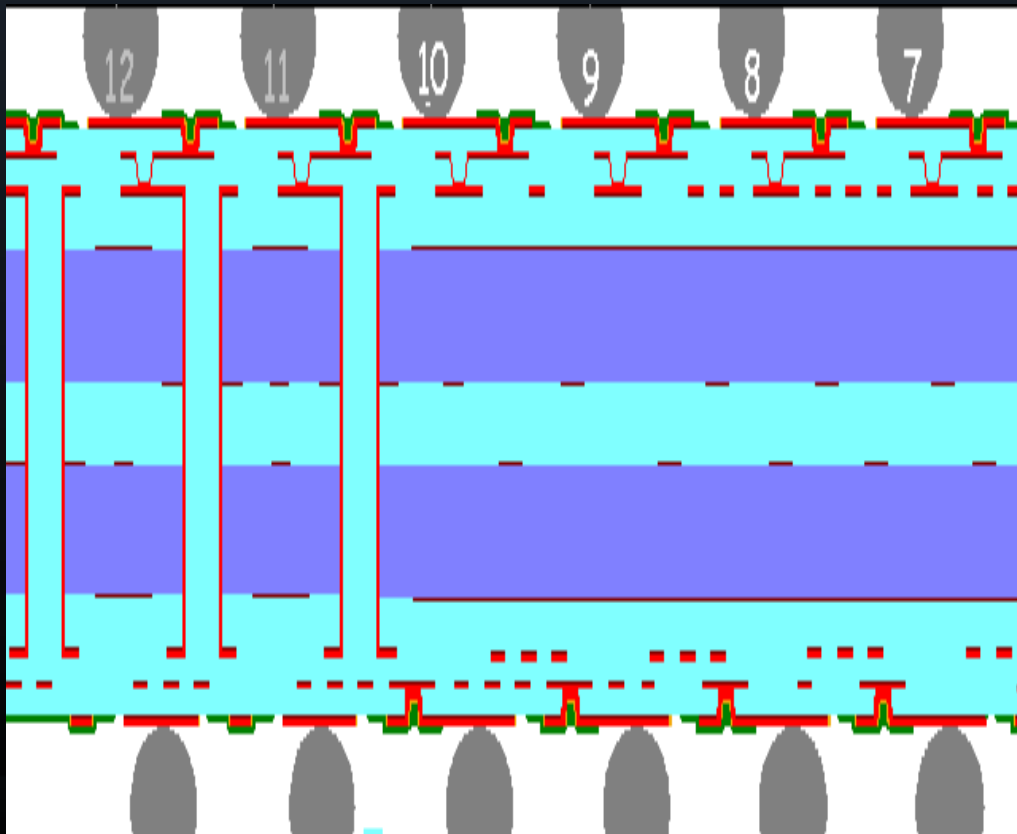
Pour faire un circuit HDI, on doit oublier les classes de circuit classiques (créées en 1989) et penser en espacement minimum.

Item		Standard	Advanced	Remark
Max Layer Count		40	50	
Thickness	Min	0.25mm	0.2mm	
	Max	4.5mm	6.5mm	
Max Size	Delivery Unit	570x610mm	570x610mm	
	Production Panel	610x640mm	610x640mm	
Copper Thickness	Inner	1/3-6oz	1/3-12oz	
	Outer	1/7-6oz	1/7-6oz	
Inner layer	Min Tracks	50um	50um	
	Min Insulation	75um	50um	
Outer layer	Min Tracks	75um	50um	
	Min Insulation	75um	50um	

Item		Standard	Advanced	Remark
Min Mechanical Drill Size		0.15mm	0.15mm	
Mechanical Via Pad	Inner	0.45mm	0.4mm	
	Outer	0.4mm	0.35mm	
Laser Drill Size		0.1-0.2mm	0.1-0.2mm	CO ₂ copper directly
Laser Via Pad	Inner	0.25mm	0.23mm	
	Outer	0.25mm	0.23mm	
Aspect Ratio	LBMV	1:1	1:1	0.25mm drill size
	MVTH	1:12	1:16	
Min Dielectric Thickness	Inner Core	0.05mm	0.05mm	Excluding copper
	Prepreg	0.05mm	0.05mm	1x106

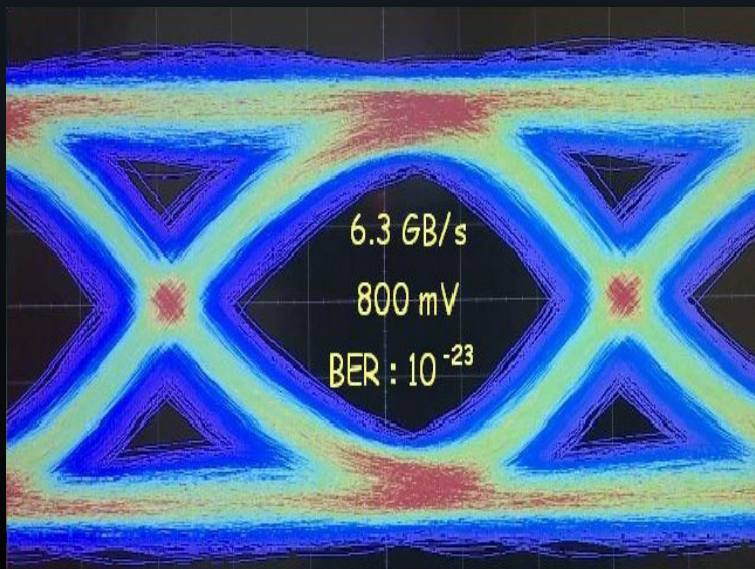
Définition des Vias HDI

On préfère un empilement symétrique et par nombre pairs avec les couches d'alimentations centrées.



Placement routage et simulation

Les impédances doivent être précises sous peine d'avoir des problèmes de temps de propagation. Elles dépendent aussi de l'épaisseur de la couche de cuivre.

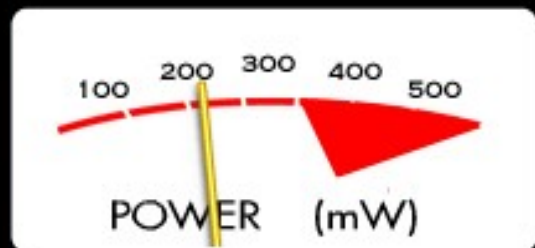


Placement routage et simulation

Les FPGA actuels consomment et chauffent plus que les anciens modèles.

Transceiver Power Consumption (per Channel)

Stratix II GX FPGAs



~125 mW

3 . 1 2 5

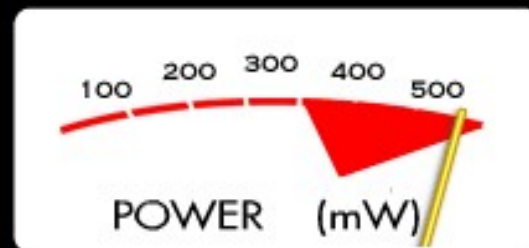
Gbps

~225 mW

6 . 3 7 5

Gbps

Competing FPGAs



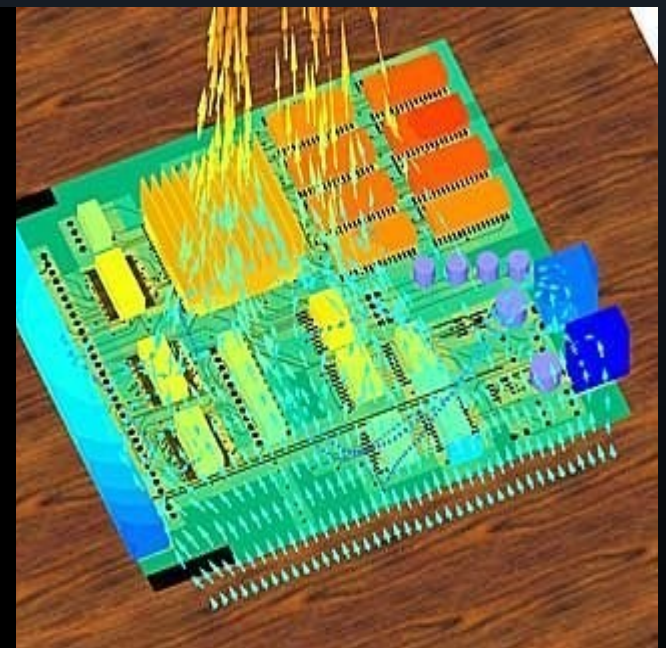
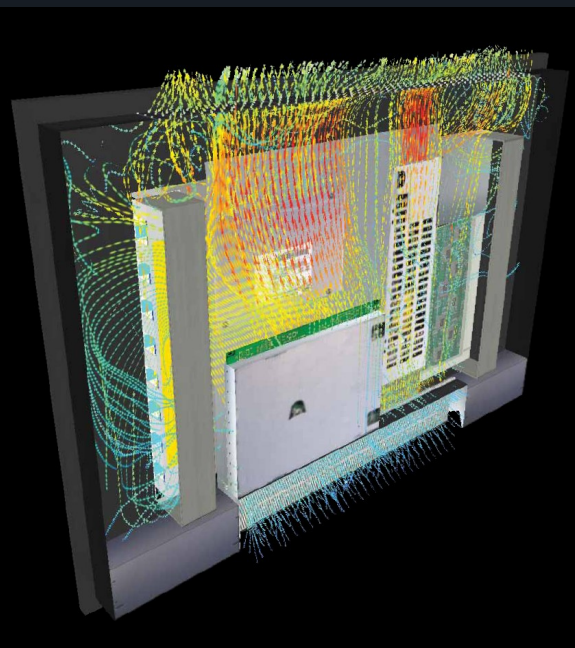
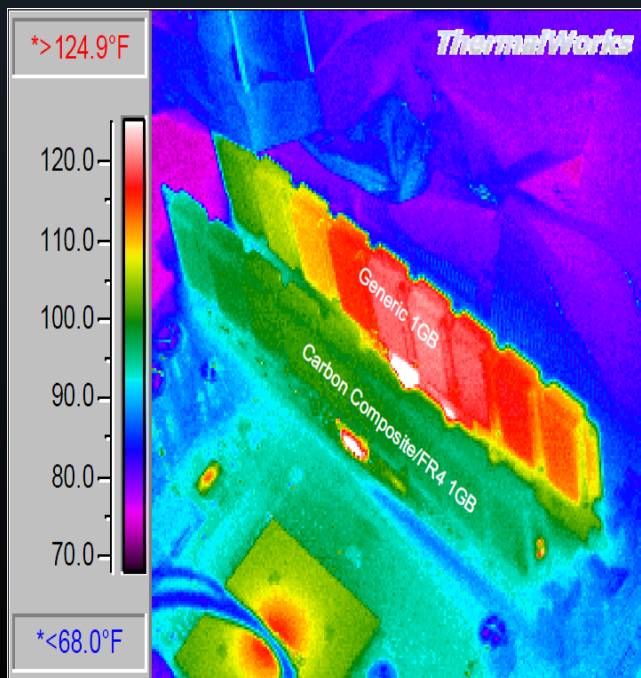
~425 mW

~550 mW



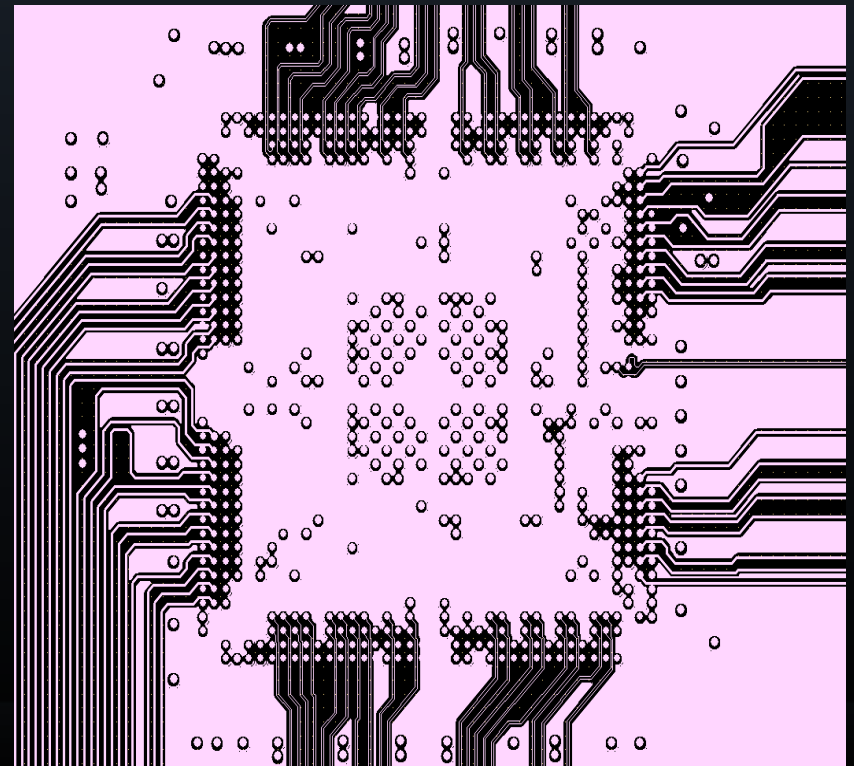
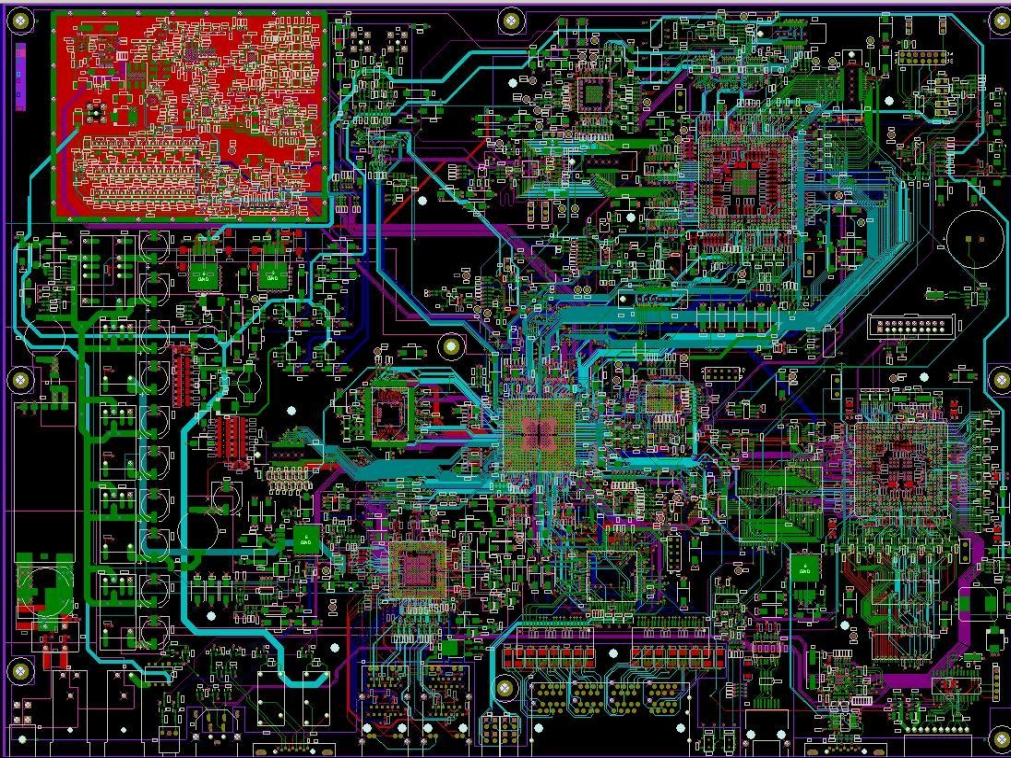
Placement routage et simulation

Il faut prendre en compte la dissipation thermique de la carte et de ses composants avant la mise en production avec des logiciels comme Flowtherm.



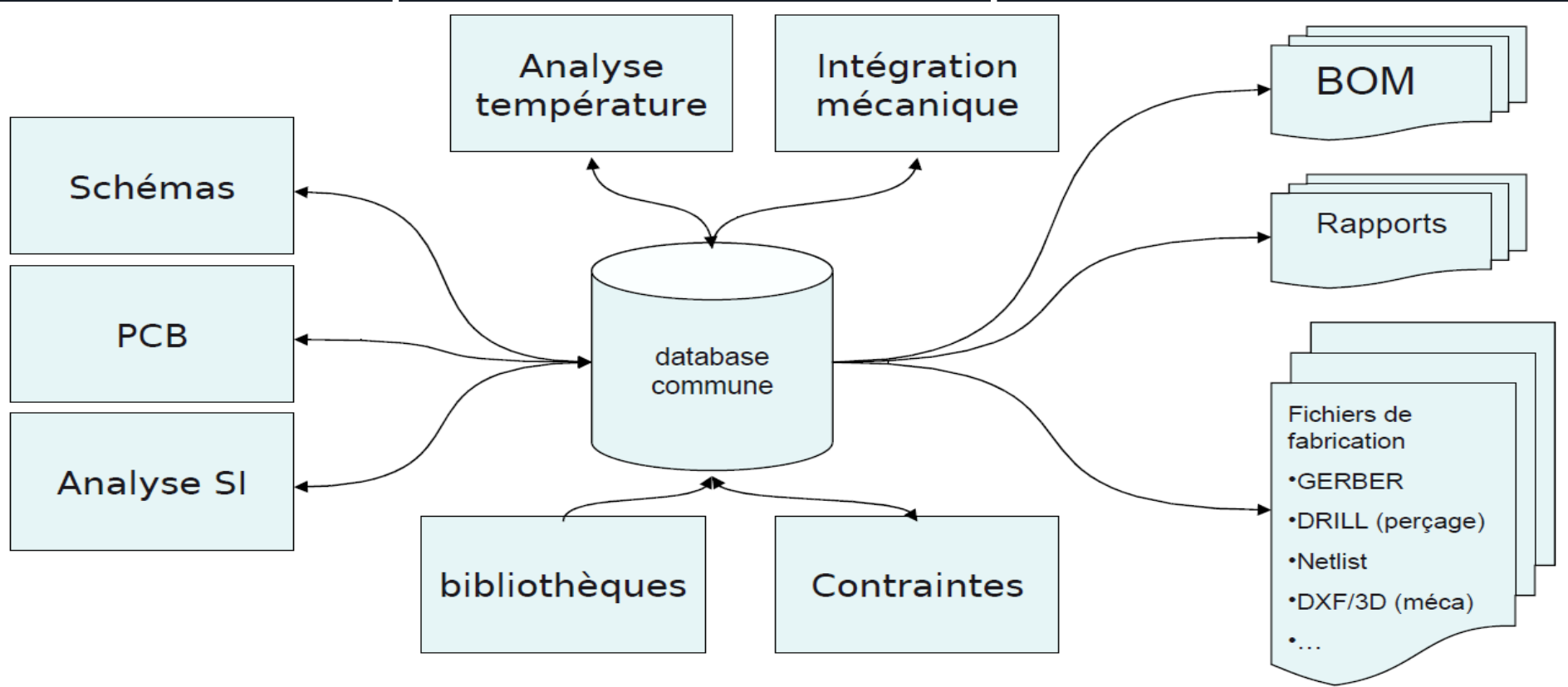
Placement routage et simulation

Il faut équilibrer le cuivre sur les couches en faisant des plans de cuivre et éviter les plans en gruyère.



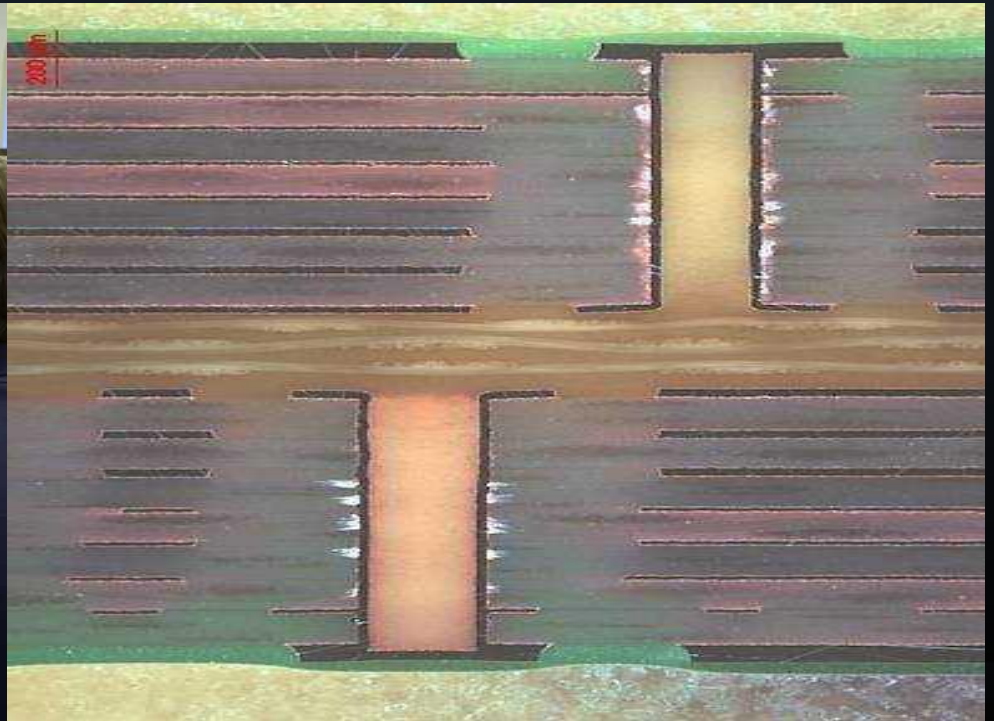
Placement routage et simulation

La simulation et la création de prototype sont des étapes importantes d'un projet afin que le circuit remplisse sa fonction et que le cout de production soit adaptée.



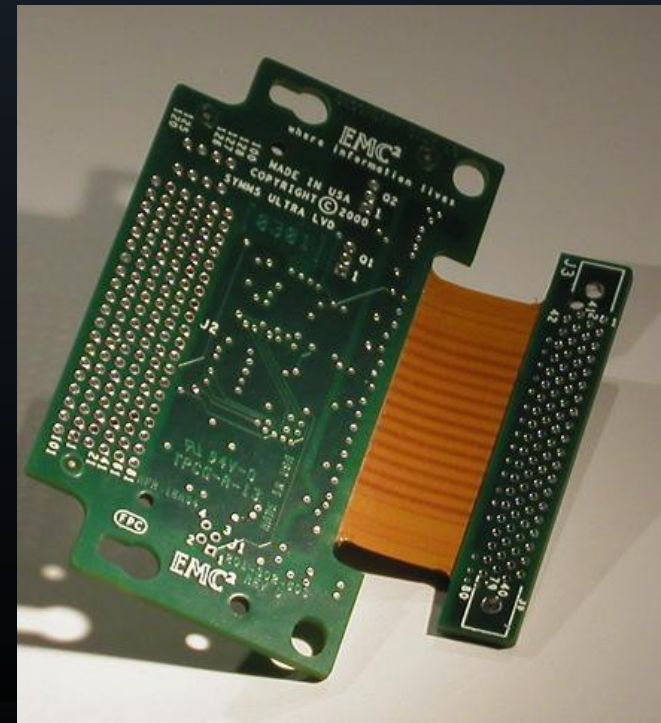
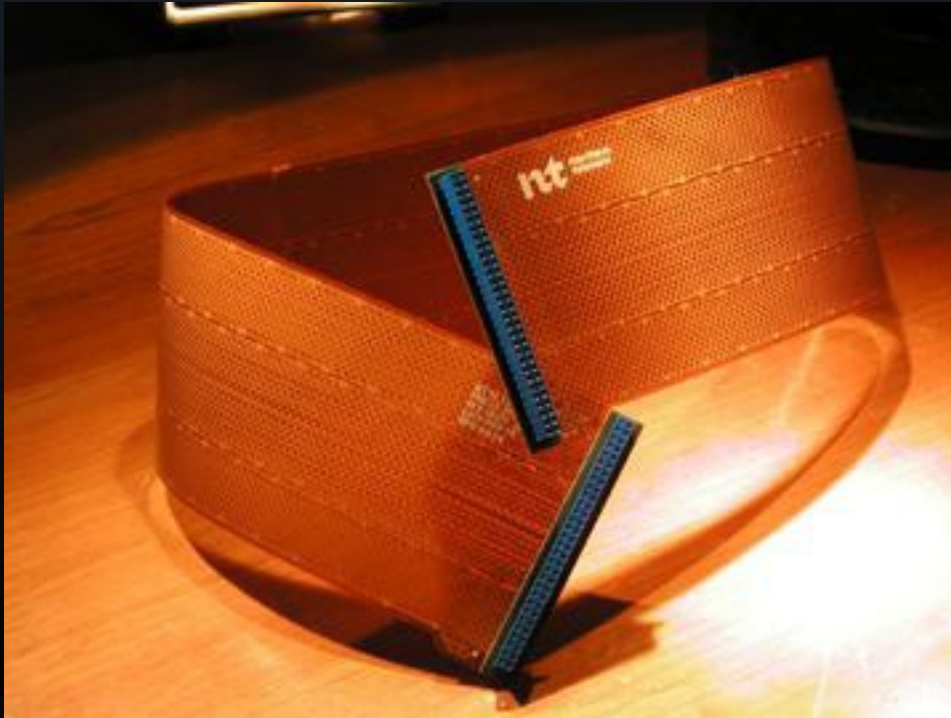
Placement routage et simulation

Les fabricants de PCB proposent des services comme de créer des prototypes ou de faire des analyses sur le PCB comme une coupe métallographique (environ 1500€ minimum).



Les circuits Flex Rigides

- Les circuits flexibles peuvent être conçus en polyester et en polyimide.



Les circuits Flex Rigides

Le polyimide est très sensible à l'humidité.

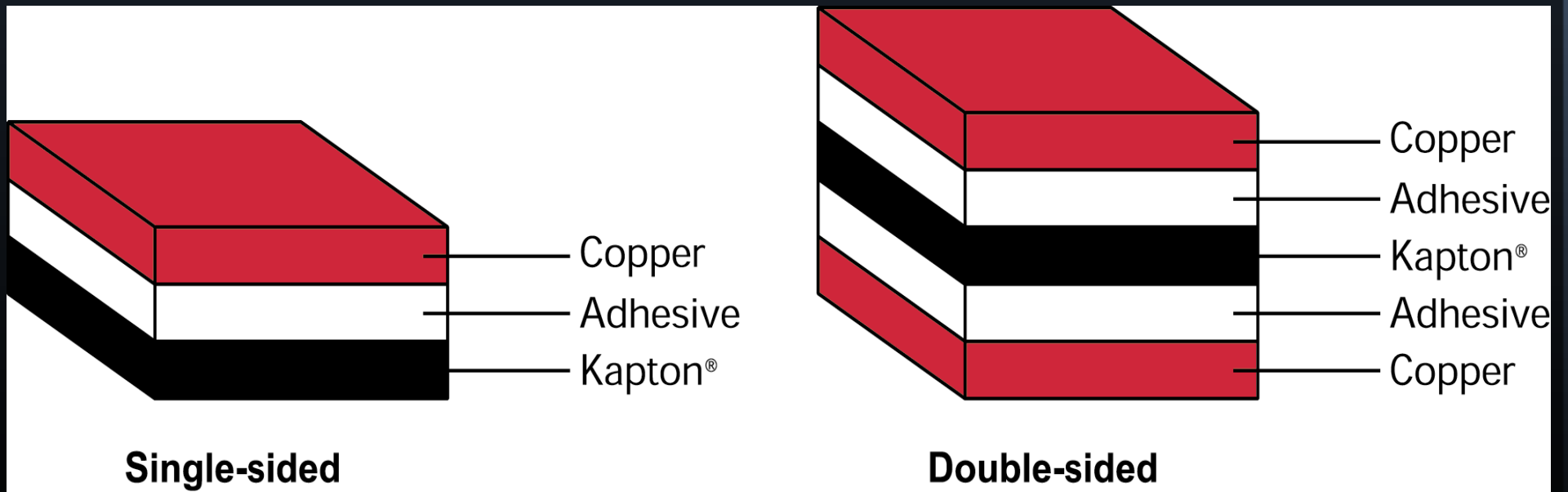
Il se ré-humidifie en 3h. Un étuvage est obligatoire. Il faut stocker le circuit en armoire sèche.



Les circuits Flex Rigides

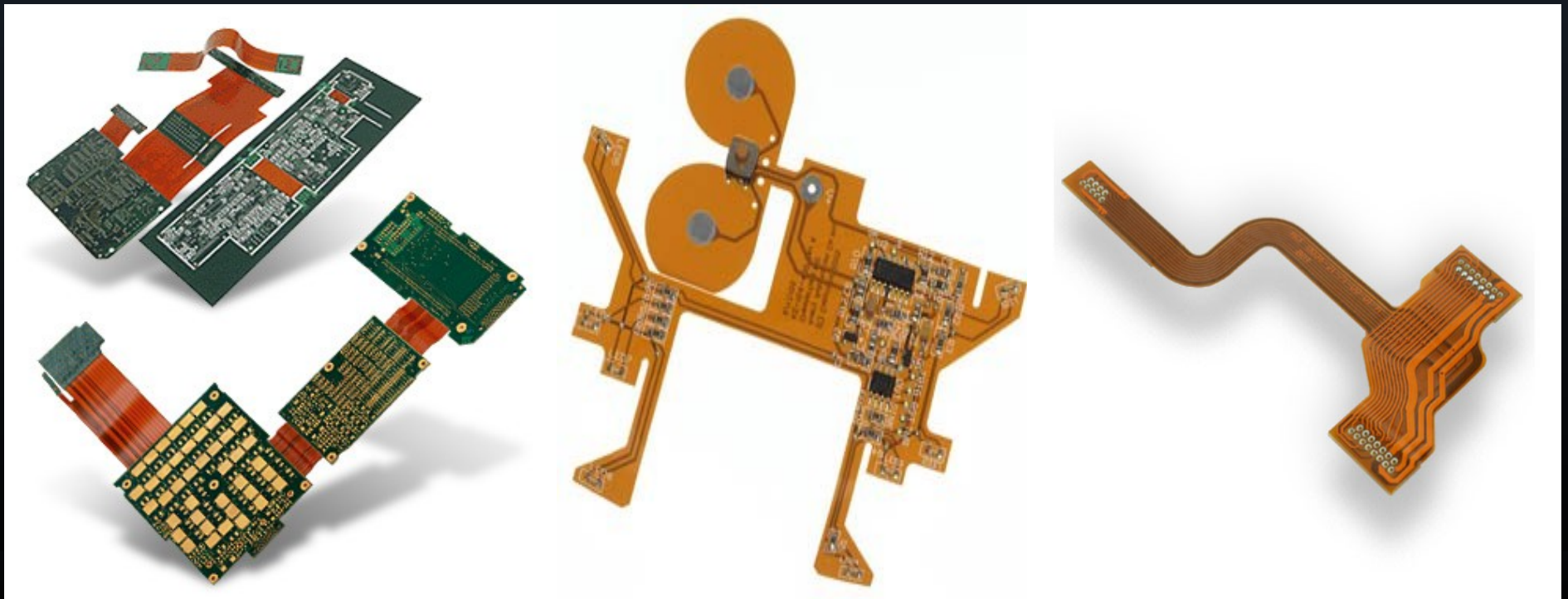
Les circuits flexibles sont conçus en empilant les Kapton, l'adhésif et le cuivre.

L'adhésif fait perdre de la flexibilité au polyimide.



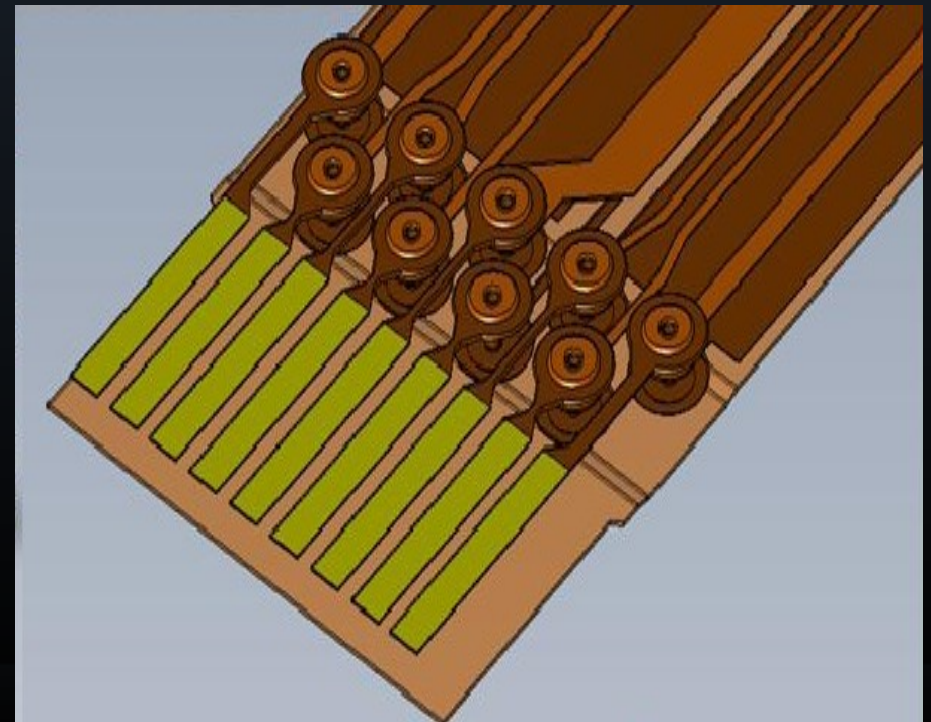
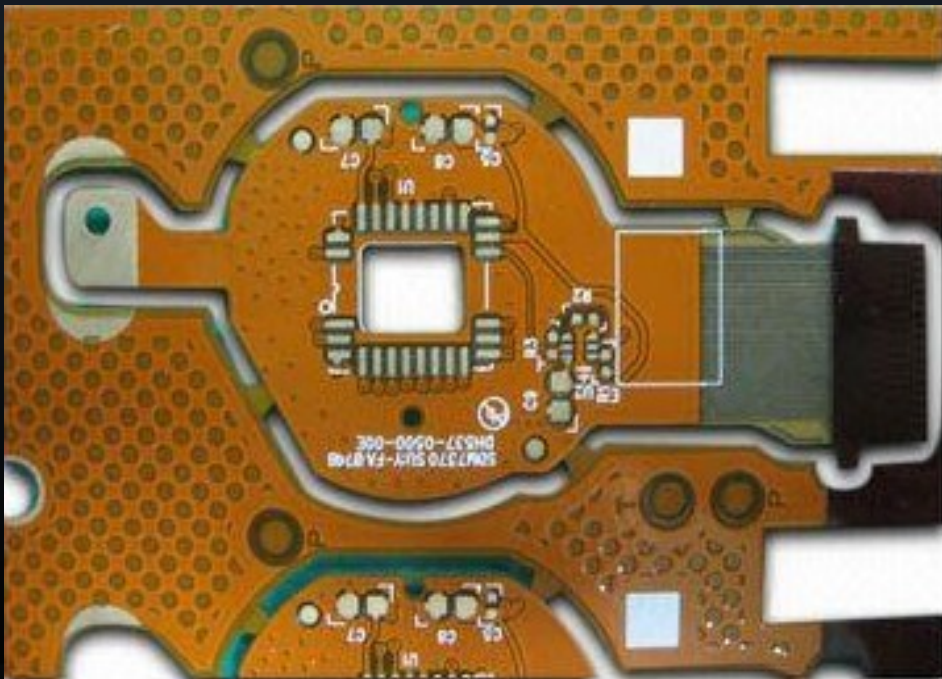
Les circuits Flex Rigides

Il est interdit de router des angles de 45° pour les pistes sur une pliure. L'impédance varie en fonction de la pliure. La pliure d'un flex lui fait perdre de la durée de vie.



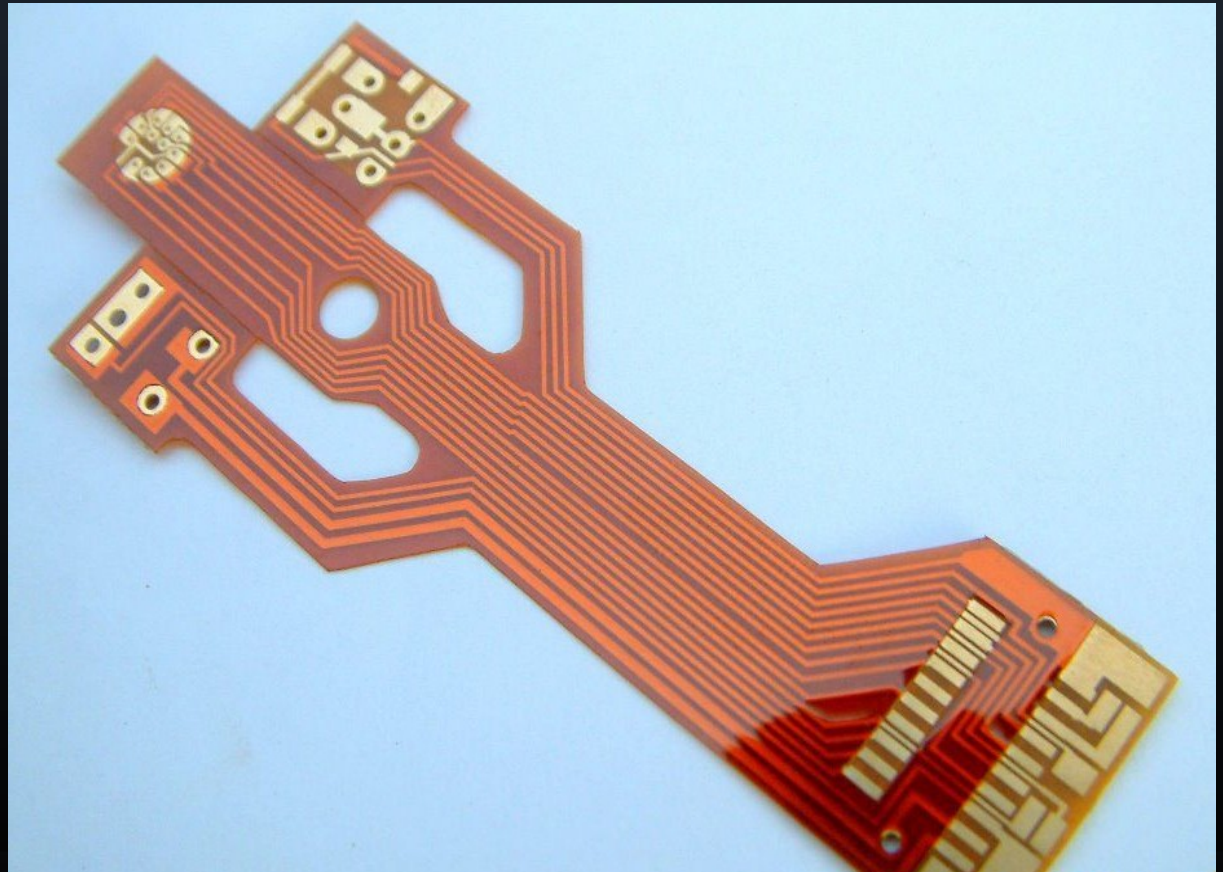
Les circuits Flex Rigides

Il ne faut pas faire de quadrillage (nid d'abeille) car cela accroît la déformation de la carte. Il faut mettre des «rabbit ears» sur les pastilles pour éviter le décollement des pistes comme sur l'image de droite.



Les circuits Flex Rigides

Le coverlay est une couche de protection ajoutée à un circuit flexible. Sa présence diminue la flexibilité du circuit.



Les signaux hautes vitesses

Pour des signaux hautes vitesse, il faut sélectionner son substrat avec soin et déterminer finement les impédances.

The screenshot shows the 'Layer Stack-up Editor' window. The main table lists 21 layers with their properties. The selected layer is UNNAMED_3, which is a DIELECTRIC layer of FR-4 material with a thickness of 0.635 mm and an elevation of 1.6675 mm.

Color	Name	Type	Material	Translucency	Thickness (mm)	Elevation (mm)	Roughness (mm)
	UNNAMED_1	DIELECTRIC	air		0	2.32	
bbbb00	TOP	METAL	copper	65	0.0175	2.3025	0, 0
	UNNAMED_3	DIELECTRIC	FR-4		0.635	1.6675	
696969	INT2	METAL	copper	65	0.0175	1.65	0, 0
	UNNAMED_5	DIELECTRIC	FR-4		0.14	1.51	
1b8caa	INT3	METAL	copper	65	0.0175	1.4925	0, 0
	UNNAMED_7	DIELECTRIC	FR-4		0.2	1.2925	
#8040	INT4	METAL	copper	65	0.0175	1.275	0, 0
	UNNAMED_9	DIELECTRIC	FR-4		0.09	1.185	
7dfaa9	INT5	METAL	copper	65	0.0175	1.1675	0, 0
	UNNAMED_11	DIELECTRIC	FR-4		0.1	1.0675	
e6a98e	INT6	METAL	copper	65	0.0175	1.05	0, 0
	UNNAMED_13	DIELECTRIC	FR-4		0.09	0.96	
698b69	INT7	METAL	copper	65	0.0175	0.9425	0, 0
	UNNAMED_15	DIELECTRIC	FR-4		0.2	0.7425	
8080ff	INT8	METAL	copper	65	0.0175	0.725	0, 0
	UNNAMED_17	DIELECTRIC	FR-4		0.09	0.635	
808040	INT9	METAL	copper	65	0.0175	0.6175	0, 0
	UNNAMED_19	DIELECTRIC	FR-4		0.6	0.0175	
3737ff	BOTTOM	METAL	copper	65	0.0175	0	0, 0
	UNNAMED_21	DIELECTRIC	air		0	0	

Add / Delete Layers

- Add Above Selected Layer
- Add Below Selected Layer
- Delete Selected Layers

Edit Selected Layers

Color: Update

Name: UNNAMED_3 Update

Type: DIELECTRIC Update

Material: FR-4 Update

Translucency: Update

Thickness: 0.635 mm Update

Top Roughness: mm Update

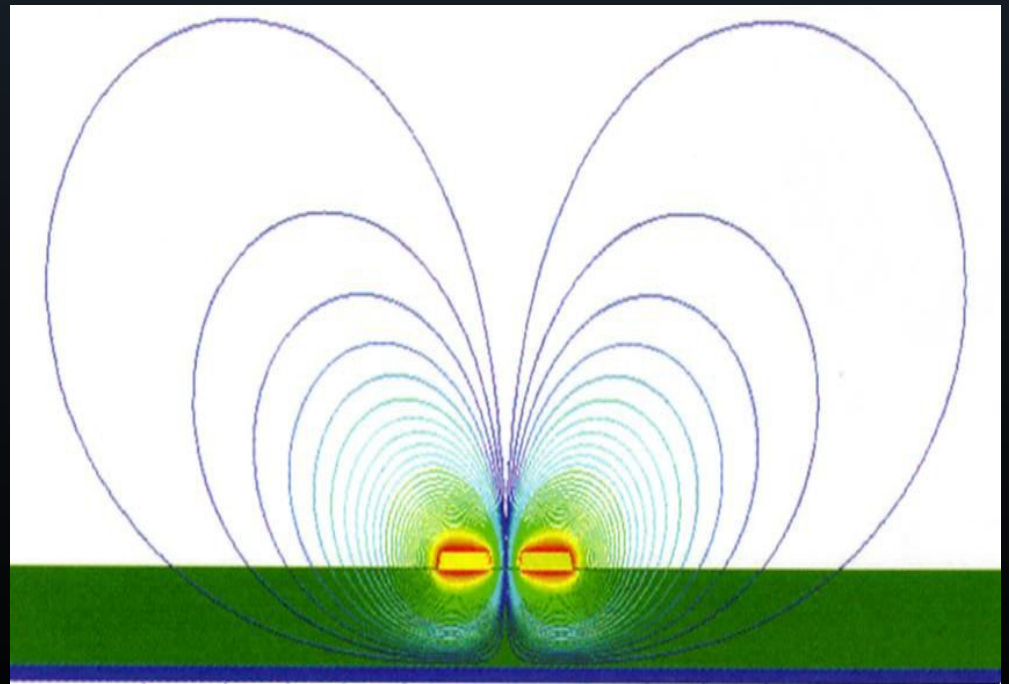
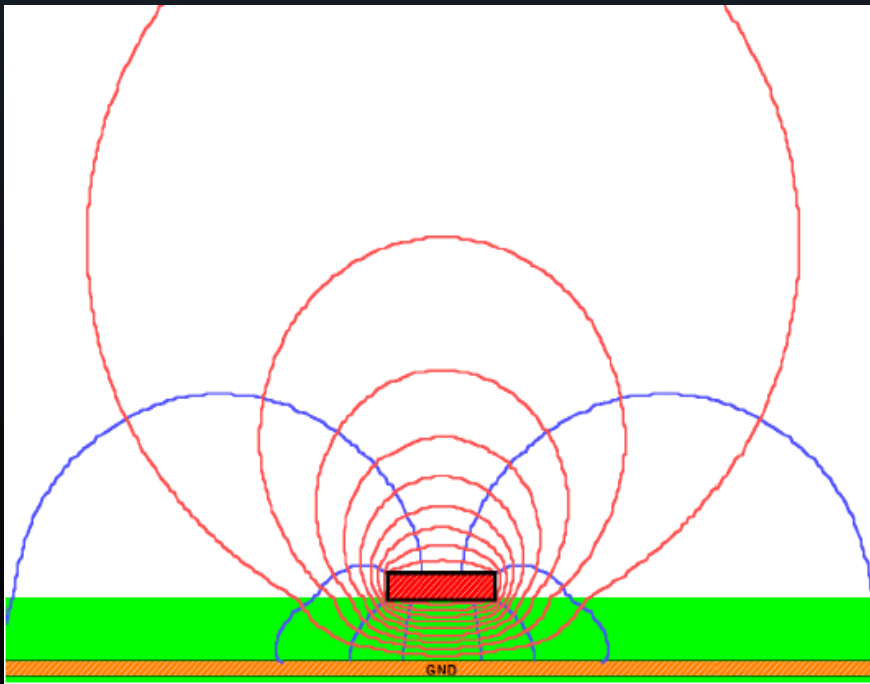
Bottom Roughness: mm Update

Select all DIELECTRIC layers Apply

OK Cancel

Les signaux hautes vitesses


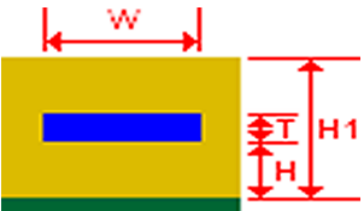
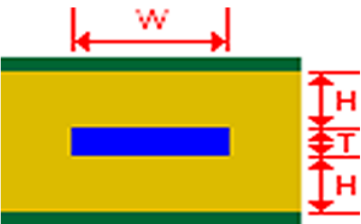
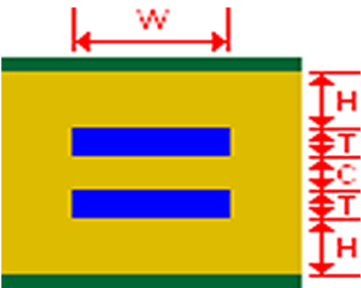
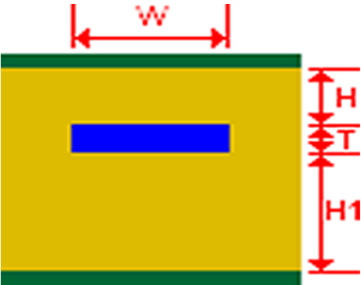


Le diélectrique a un rôle majeur dans le calcul de l'impédance car les ondes électromagnétiques le traverse.



Les signaux hautes vitesses

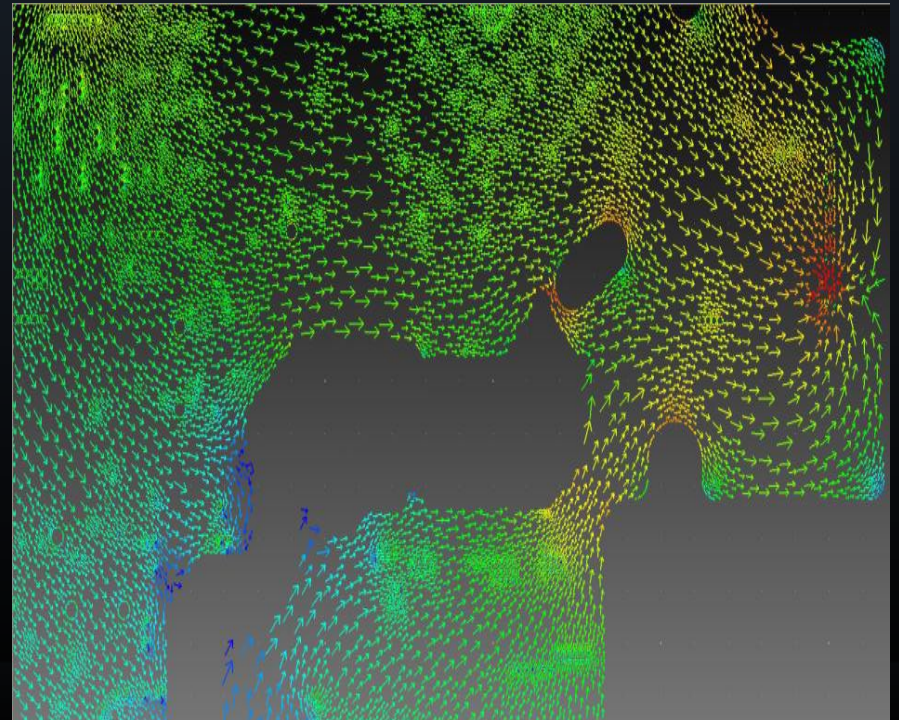
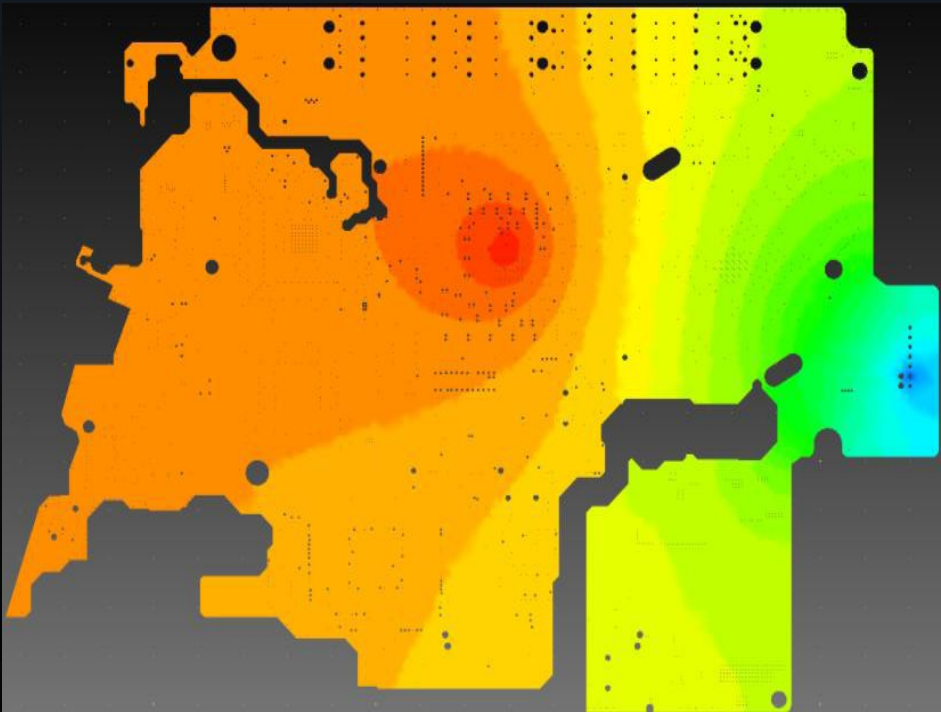
Le routeur et l'ingénieur calcule les impédances et le crosstalk avec des outils mathématiques.

Select the box with the geometry that you would like to calculate.

<p>Microstrip</p>  <p>A diagram of a microstrip on a substrate. A blue horizontal bar of width w is on top of a yellow substrate of height H. A thin green layer of thickness T is on the bottom surface of the substrate.</p>	<p>Embedded Microstrip</p>  <p>A diagram of an embedded microstrip. A blue horizontal bar of width w is embedded in a yellow substrate of height H_1. A thin green layer of thickness T is on the bottom surface of the substrate.</p>	<p>Stripline</p>  <p>A diagram of a stripline. A blue horizontal bar of width w is embedded in a yellow substrate of height H. Thin green layers of thickness T are on both the top and bottom surfaces of the substrate.</p>	<p>Dual Stripline</p>  <p>A diagram of a dual stripline. Two blue horizontal bars of width w are embedded in a yellow substrate of height H. Thin green layers of thickness T are on both the top and bottom surfaces. A central gap of width C is between the two bars.</p>
<p>Asymmetric Stripline</p>  <p>A diagram of an asymmetric stripline. A blue horizontal bar of width w is embedded in a yellow substrate of height H_1. Thin green layers of thickness T are on both the top and bottom surfaces.</p>	<p>Differential Impedance of Microstrip</p>  <p>A diagram showing two blue horizontal bars of width s on top of a yellow substrate of height H. A thin green layer is on the bottom surface.</p>	<p>Differential Impedance of Stripline</p>  <p>A diagram showing two blue horizontal bars of width s embedded in a yellow substrate of height H. Thin green layers are on both the top and bottom surfaces.</p>	

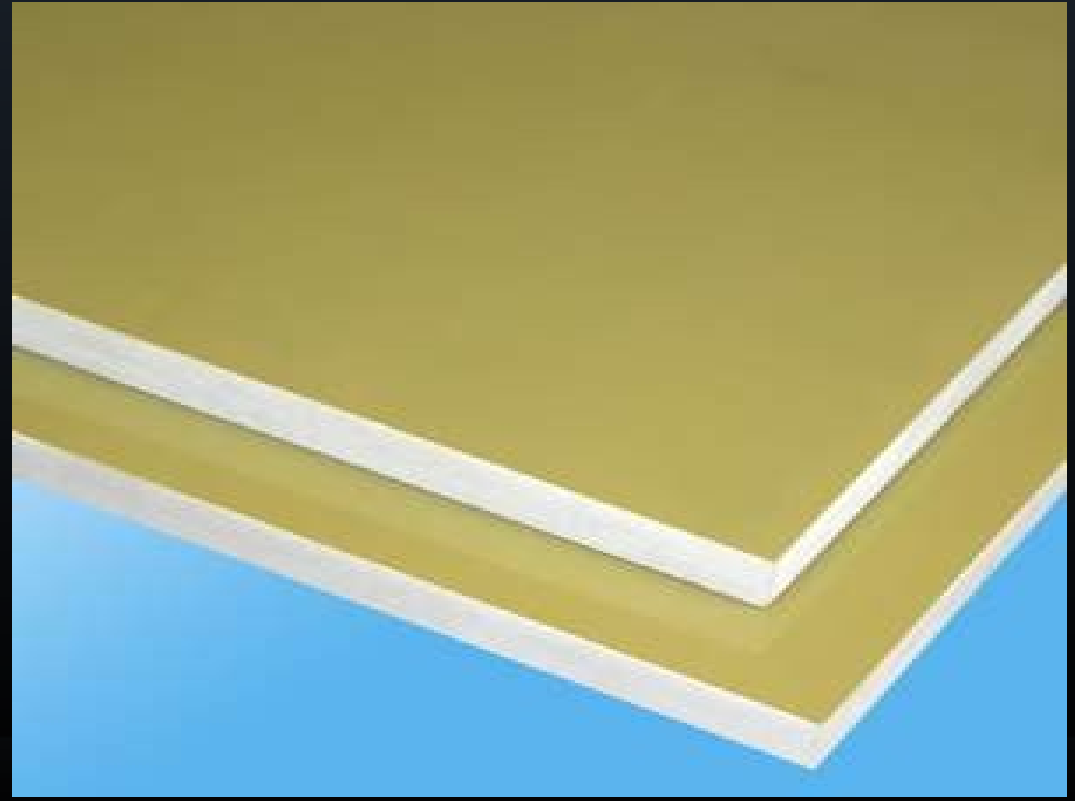
Les signaux hautes vitesses

On peut faire des analyses de la répartition et des chemins des courants avec les logiciels d'Ansoft et déterminer l'intégrité du signal, de la puissance et la compatibilité électromagnétique.



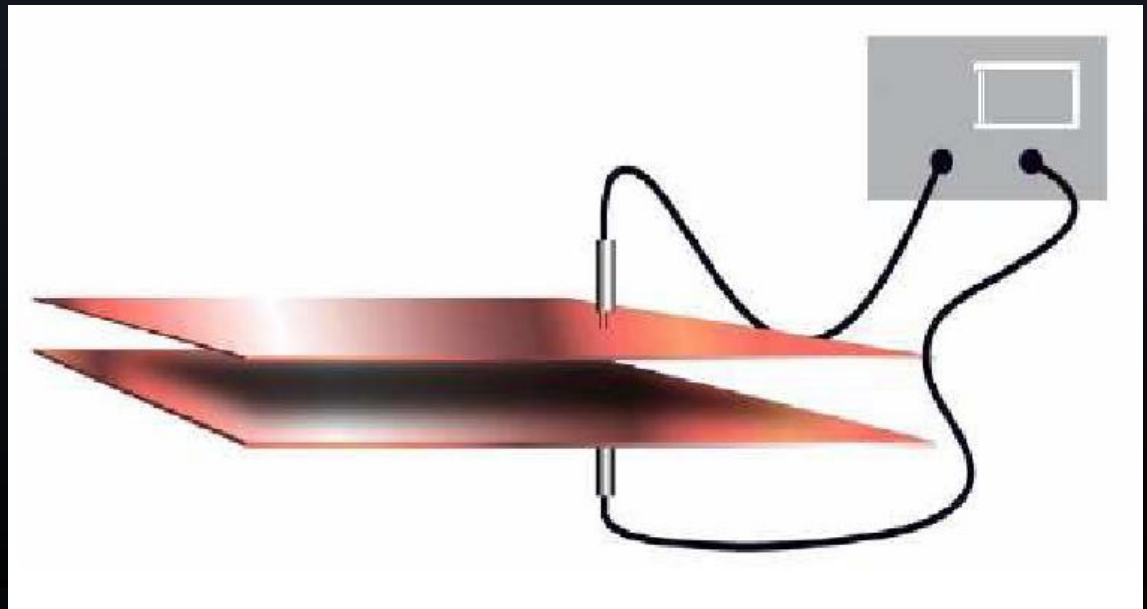
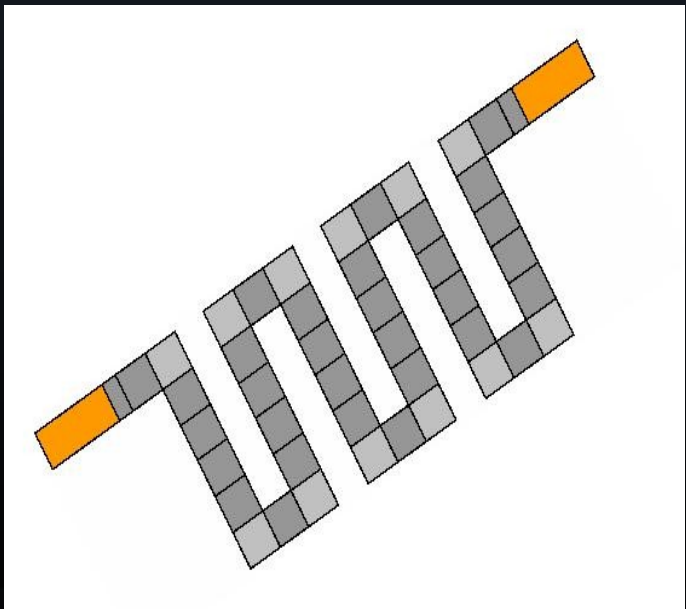
Les signaux hautes vitesses

Certains FR4 ne sont pas compatibles avec les fréquences utilisées. Un échange avec le fabricant est nécessaire pour le choix des matériaux.



Les composants enterrés

- Introduction
- Les résistances
- Les condensateurs
- Synthèse



Les composants enterrés

AVANTAGES

- Augmentation de la densité d'intégration
- Réduction du poids
- Augmentation des performances électriques
- Meilleure fiabilité
- Compatibilité RoHS et REACH
- Possibilité d'obtenir des valeurs personnalisées

INCONVENIENTS

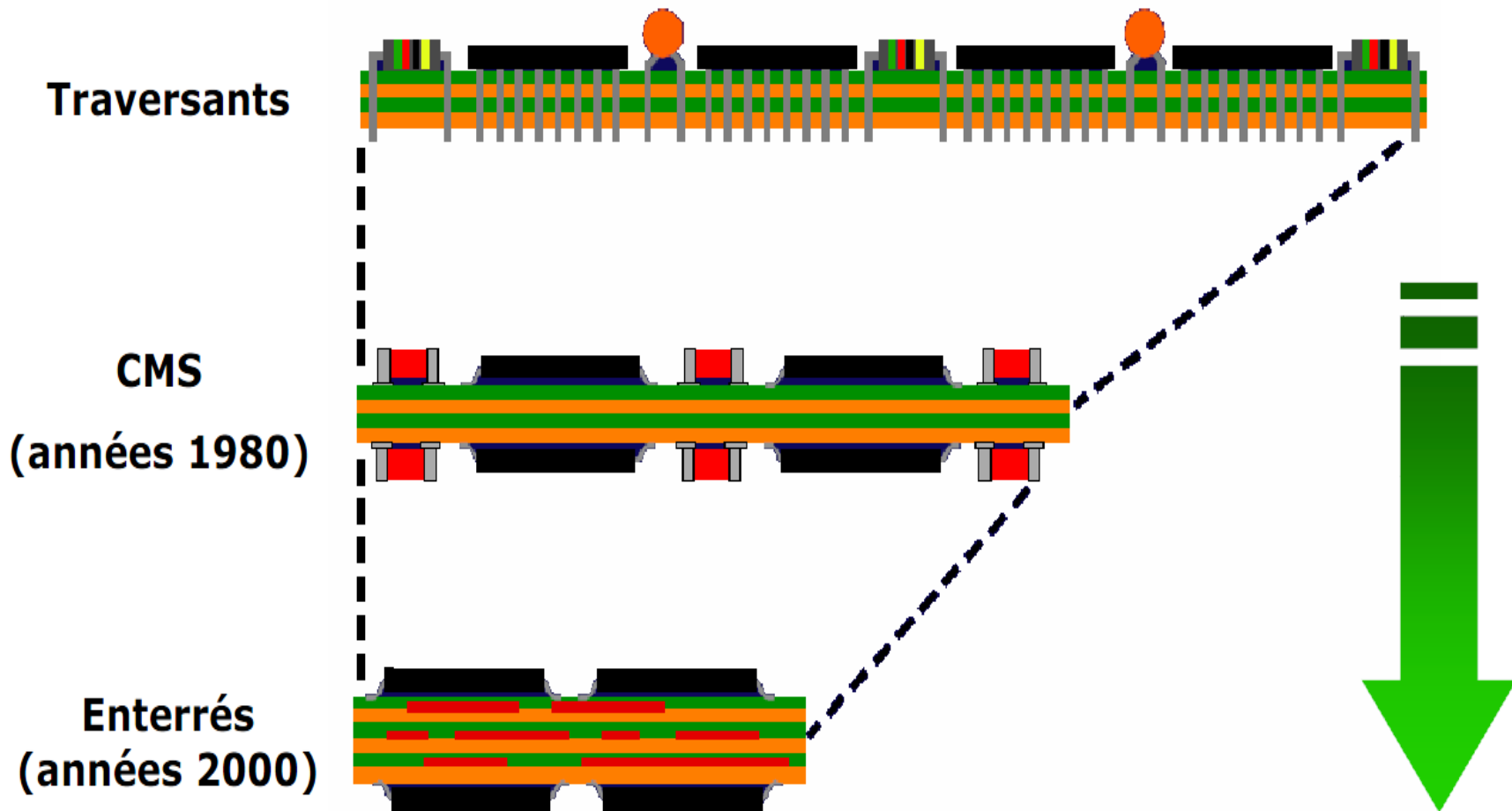
- Technologie émergente
- Tolérances sur les valeurs des composants
- Intégration verticale nécessitant un redesign des cartes

Les composants enterrés

Fonctions électroniques de plus en plus complexes



Augmentation de la densité d'intégration



Les résistances enterrés

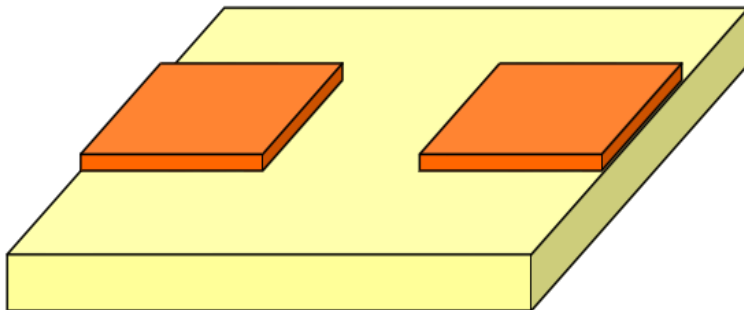
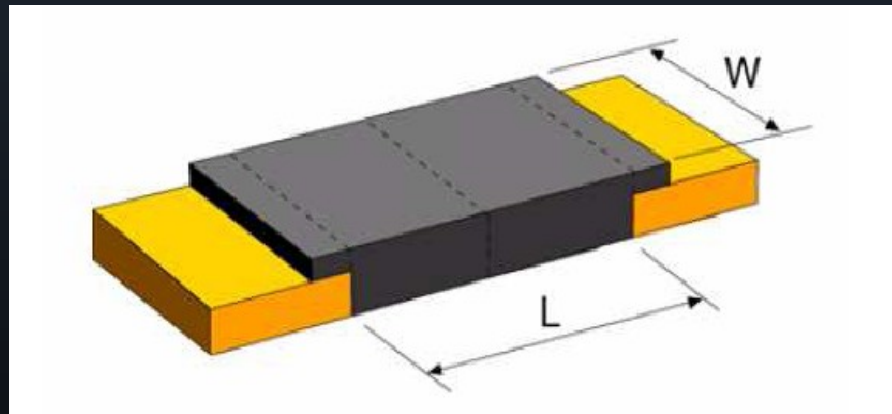
Les gammes de valeurs sont déterminées par la technologie de gravure.

Table B3-1 – Resistor Technology Value Ranges

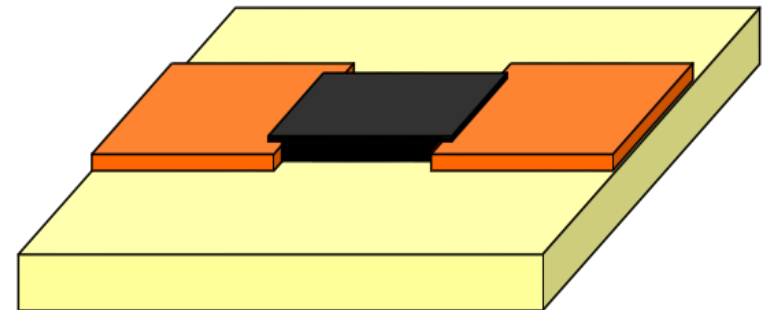
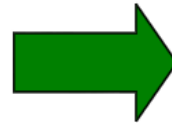
Resistor Technology	Resistor Value Range					
	10 Ω	100 Ω	1000 Ω	10e4 Ω	10e5 Ω	10e6 Ω
Photoprint (NiCr, NiP)	X	X	X			
Photoprint (Pt)		X	X	X		
Screen or stencil print (PTF)	X	X	X	X	X	X
Screen or stencil print (CTF)	X	X	X	X	X	X
Plating	X	X				
Inkjetting	X	X	X	X		
Photoimageable discrete	X	X	X	X		

Les résistances enterrés

On peut utiliser des techniques dites additive comme le jet de gouttes d'encre résistives.



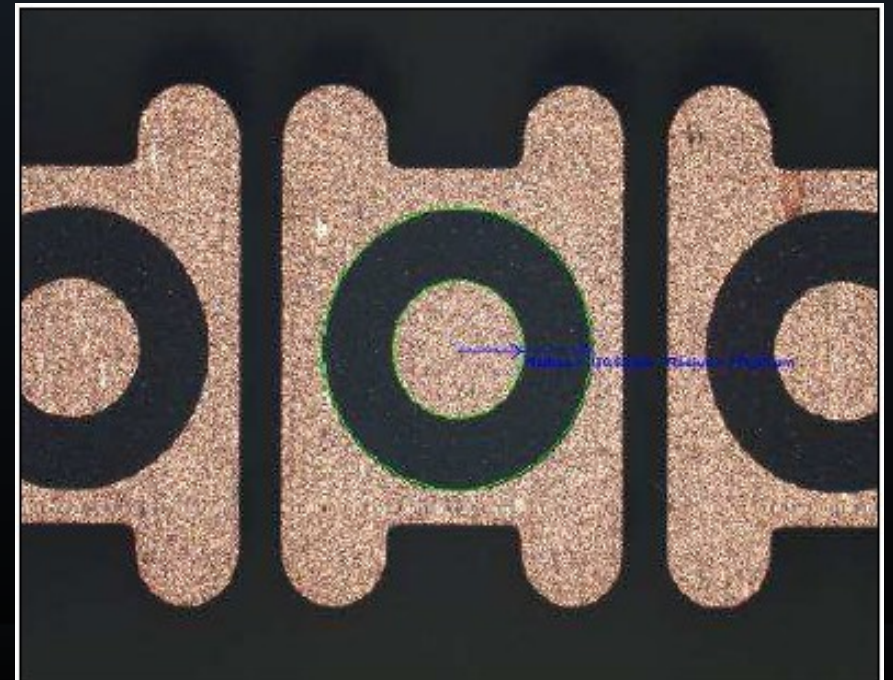
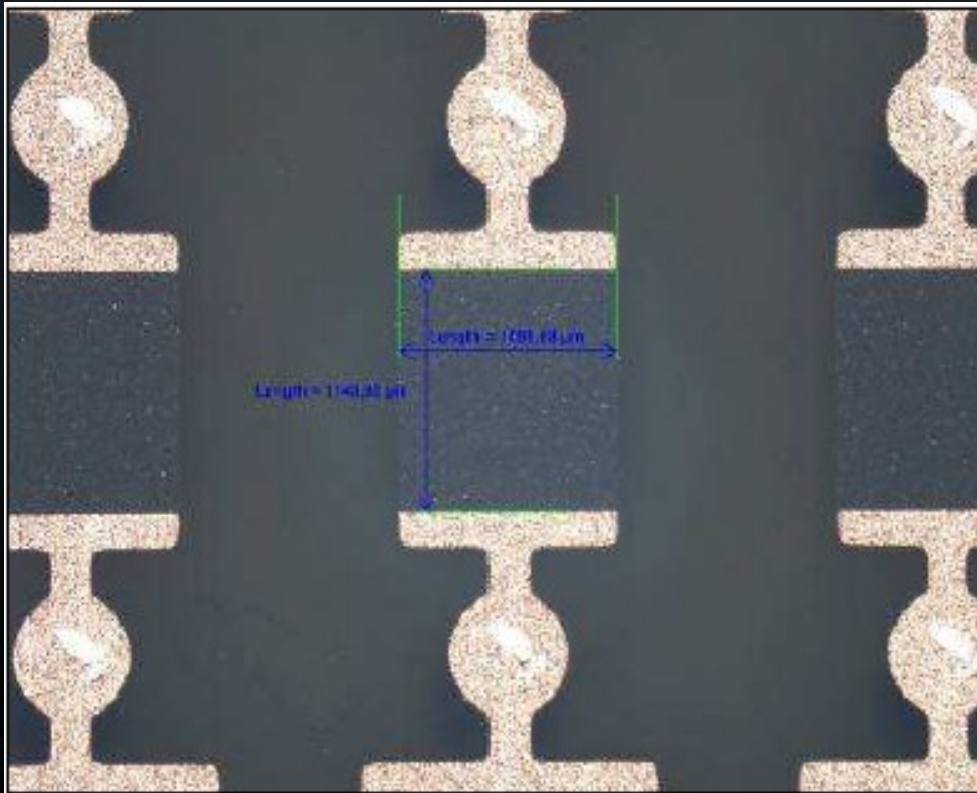
Substrat + cuivre gravé



Dépôt de la couche résistive

Les résistances enterrés

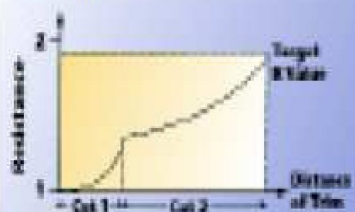
Ou utiliser des techniques dites soustractive afin de retirer du cuivre sur une piste ou à l'intérieur.



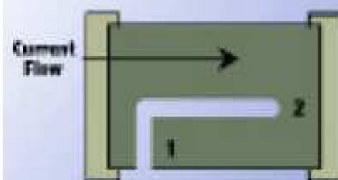
Les résistances enterrés

En cas de problème sur les valeurs, on peut faire un ajustage laser

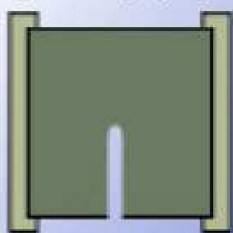
Trim Figure A.



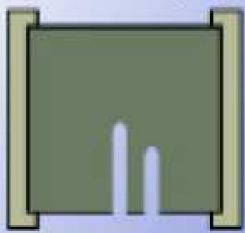
Trim Figure B. L-Cut.



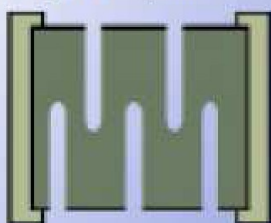
Trim Figure C. Single plunge.



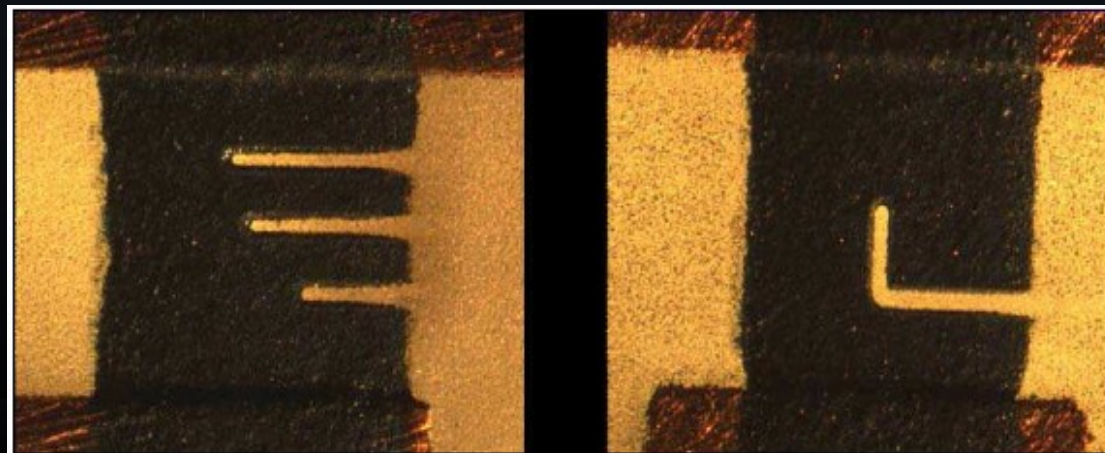
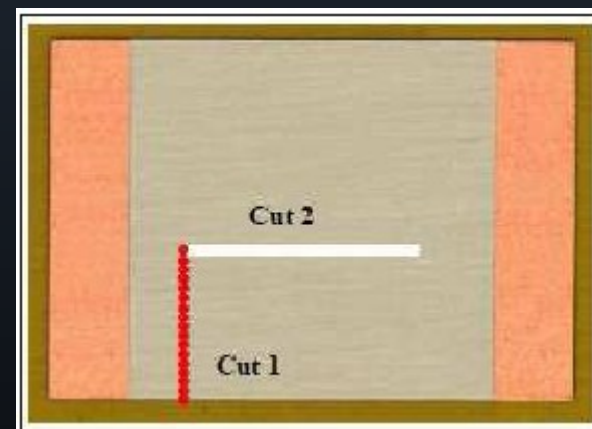
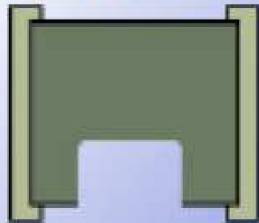
Trim Figure D. Double plunge.



Trim Figure E. Serpentine.



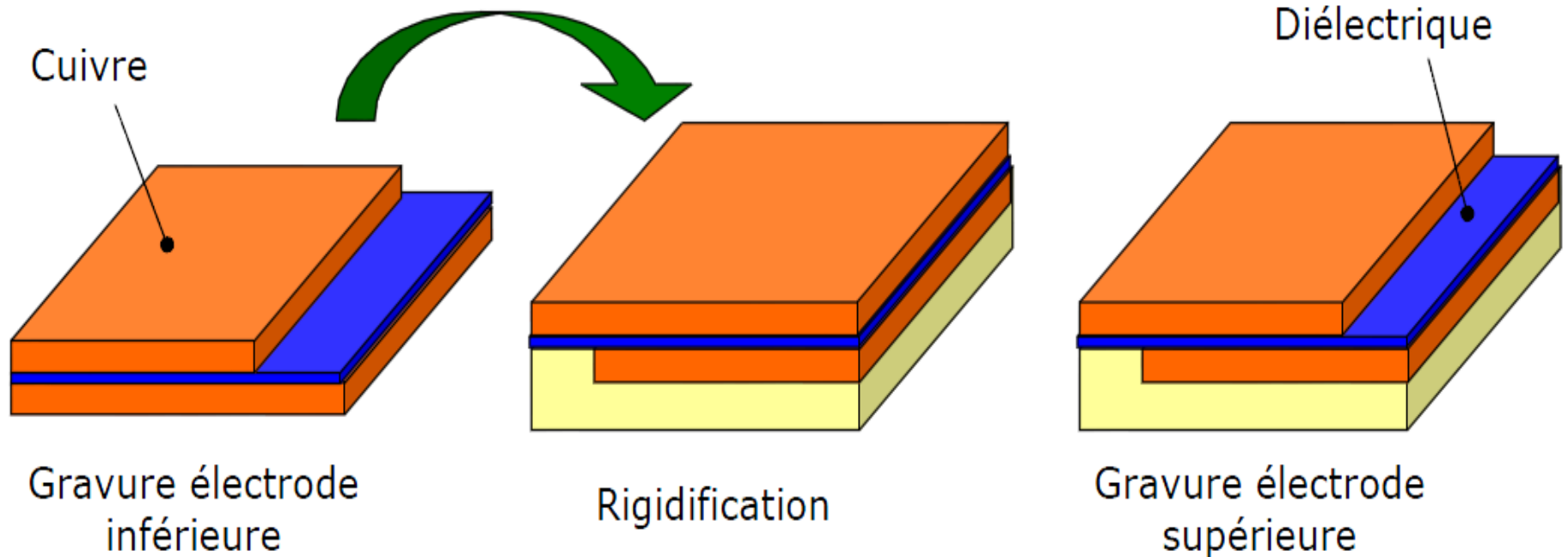
Trim Figure F. Scan.



Les condensateurs enterrés

Pour créer un condensateur enterré, il faut
dédier une couche interne

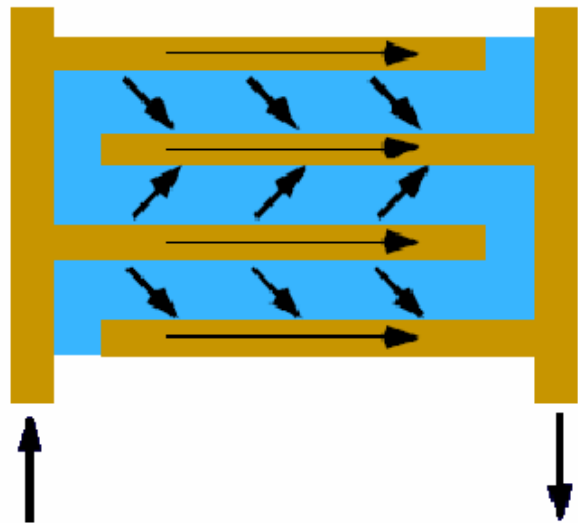
Gravure séquentielle des plans de cuivre à partir d'un laminé double face:



Les condensateurs enterrés

Il y a un effet d'annulation de champs lorsque l'on utilise un condensateur enterré.

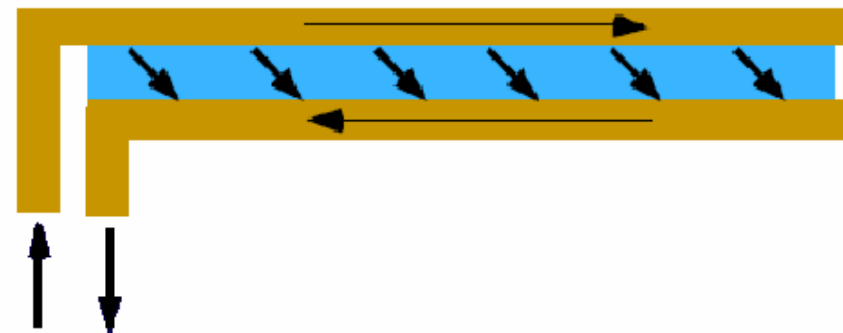
Effet d'annulation de champ:



CMS

Courants dans la même direction

Les champs s'ajoutent



Condensateur enterré

Courants en sens opposés

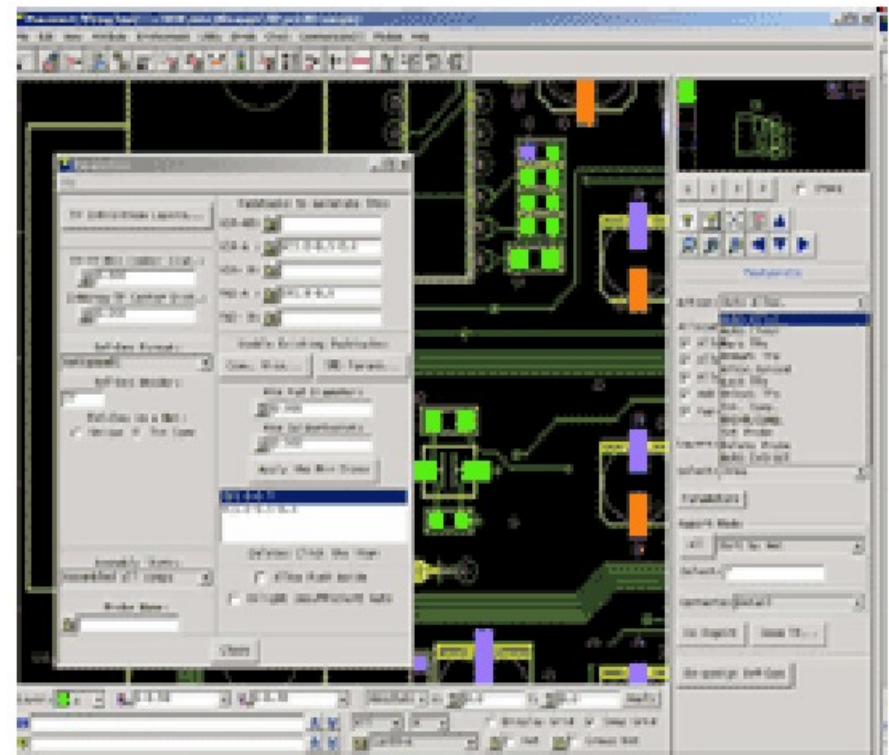
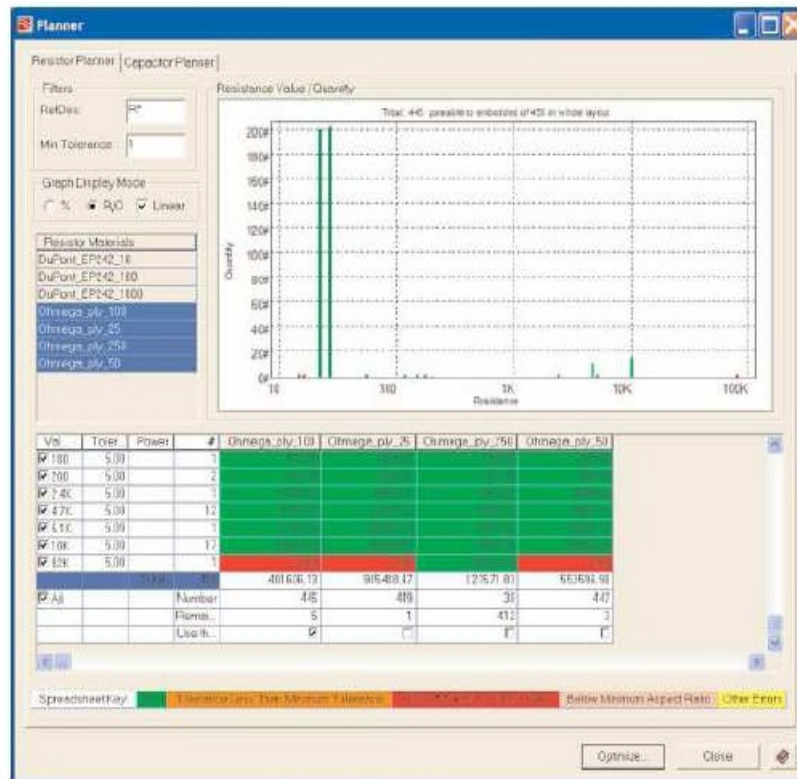
Les champs s'annulent

Les composants enterrés: Synthèse

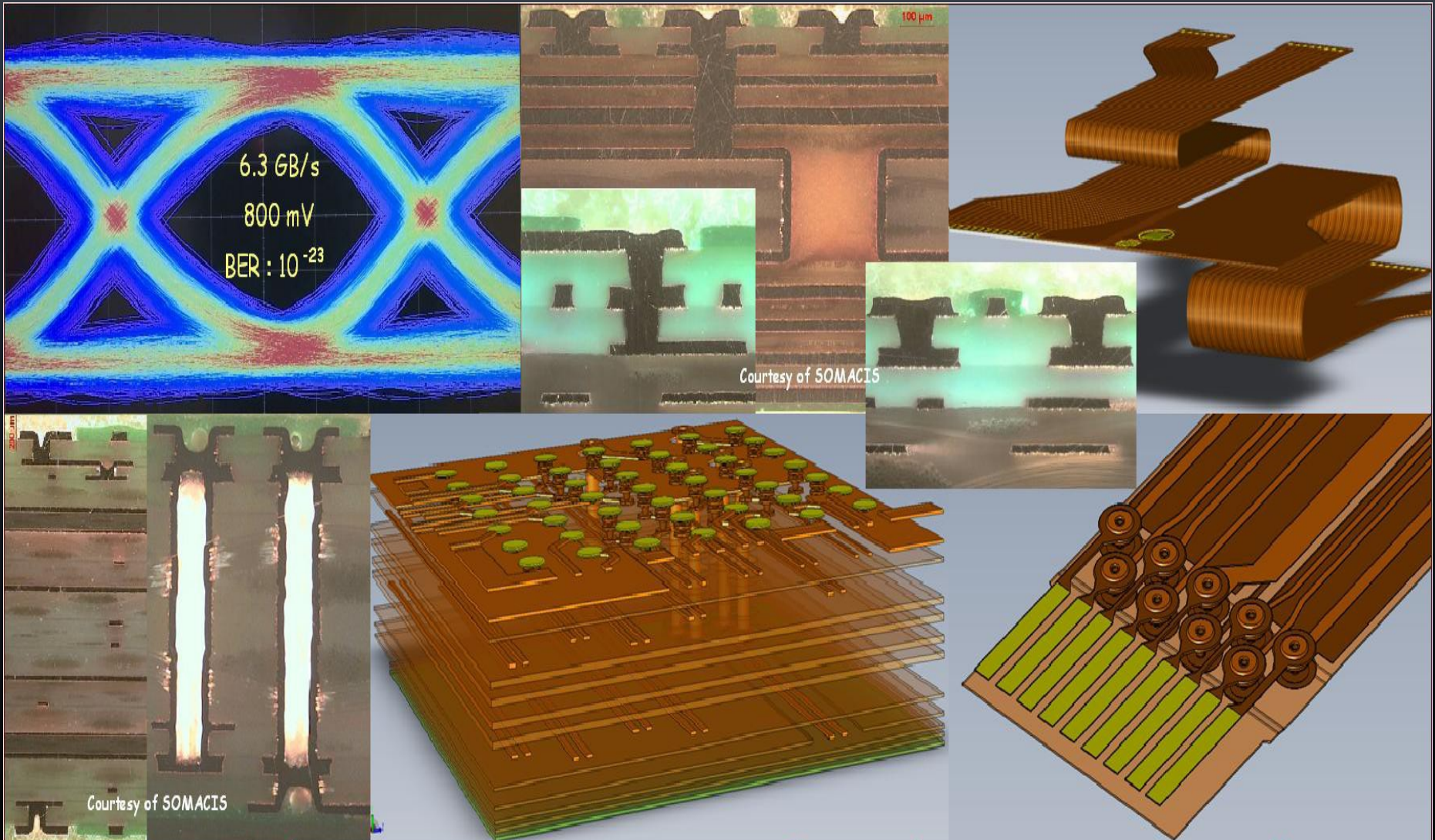
L'utilisation de passif enterré nécessite
l'installation d'un module spécifique



CR-5000



Conclusions



Séminaire "PCB/FPC HDI V10", IMS BORDEAUX du 29 Juin au 02 Juillet 2010

Concevoir, Construire, Router, Fabriquer, Assembler, Tester, Réparer en haute densité des produits Industriels fonctionnant jusqu'à 5 Ghz

Questions

